



**Escola Politècnica Superior
de Castelldefels**

UNIVERSITAT POLITÈCNICA DE CATALUNYA

TRABAJO FINAL DE CARRERA

TITULO DEL TFC: Amplificador Clase E para la Banda ISM

**TITULACIÓN: Ingeniería Técnica de Telecomunicación, especialidad
Sistemas de Telecomunicación.**

AUTOR: Carlos Francisco De Joz Rodríguez

DIRECTOR: Josep María Jove

Fecha: 23 de julio de 2010

Título: Amplificador Clase E para la Banda ISM

Autor: Carlos Francisco De Joz Rodríguez

Director: Josep María Jove

Fecha: 23 de julio del 2010

Resumen

La banda ISM es una banda libre que generalmente se usa en el estudio medioambiental, científico y medico. La normativa depende del gobierno de cada territorio. Este estudio se ha centrado en el ámbito europeo a la frecuencia de 868 MHz. Esta frecuencia no requiere de estándares ni permisos siempre que no supere la normativa.

El proyecto se ha basado en un amplificador de clase E de un artículo ya escrito en México, obteniendo como resultados una eficiencia del 70% y una ganancia de 13,2 dBm

En nuestro proyecto hemos visto primero los diferentes tipos de amplificadores que hay (Clase A, Clase B...) y los dos principales transistores que encontramos en el mercado (BJT y FET).

En el diseño del amplificador se ha utilizado el programa *ADS* de la casa Agilent. Y para caracterizar las redes de adaptación hemos usado la carta de Smith y *lineCalc* del *ADS*.

Lo primero fue hallar las tensiones de polarización, para poder después caracterizar los parámetros S del transistor. Los cálculos de estabilidad se han realizado teóricamente y gráficamente (*ADS*).

Las redes de adaptación se han realizado con líneas de transmisión aunque en los anexos podemos ver otras formas. En este punto del proyecto se utilizó la herramienta *tunning* para afinar los resultados. Al final de la adaptación los obtenemos un 25,5% de eficiencia energética y 18,5 dBm de ganancia.

Se diseñaron las redes de bias con bobinas y condensadores de choque y desacoplo respectivamente. El último paso fue el diseño del layout con el programa *ADS* y su posterior montaje.

Title: Class E amplifier for ISM band

Author: Carlos Francisco De Joz Rodríguez

Director: Josep María Jove

Date: 23, 07th 2010

Overview

The ISM band is a free band generally used in the environmental scientific and medical study. The regulation depends on the government of each country. This study is focused on the European's level frequency of 868 MHz, this frequency does not require standards or permits, as long as they do not exceed the regulations.

The project is based on a class E amplifier from an article written in Mexico, resulting in an efficiency of 70% and a Gain of 13.2 dBm

In our first project we have seen the different types of amplifiers that we have (Class A, Class B ...) and the two main transistors that we can find in the market (BJT and FET).

The amplifier's design has used the Agilent ADS from Agilent, and to characterize adaptive networks we have used the Smith chart and ADS lineCalc.

The first thing was to find the polarize voltages, so could to identify the S parameters of the transistor. The stability calculations have been made theoretically and graphically (ADS).

The adaptation networks have been performed with transmission lines in the annexes but we see other ways. . At this point the project will use the tuning tool to tune the adaptation. At the end of adaptation, the results were 25.5% energy efficiency and 18.5 dBm. Gain.

The bias networks were designed with inductors, shock condensers and decouples respectively. The last step was the layout's design with the ADS program and it's late assemblage.

Índice de Capítulos

CAPITULO 1: Introducción	1
1.1 Prologo.....	1
1.2 Proyecto	2
1.3 Banda ISM (Industrial, Scientific and Medical)	3
CAPITULO 2: Amplificador	6
2.1 Tipos de amplificadores	6
2.2 Tipos de transistores	11
2.2.1 Transistores bipolares	11
2.2.2 Transistores de efecto de campo.....	12
CAPITULO 3: Diseño	14
3.1 Estudio del Artículo	14
3.2 Condiciones previas.....	16
3.3 Elección del Transistor	16
3.4 Frecuencia de resonancia	17
3.5 Punto de trabajo.....	18
3.6 Circuito de Alimentación.....	21
3.6.1 Polarización Pasiva	21
3.6.2 Polarización Activa	22
3.6.3 Alimentación Positiva.....	24
3.6.4 Alimentación Negativa	24
3.6.5 Valores Comerciales.....	25
3.7 Parámetros S	25
3.8 Estabilidad.....	28

3.9	Redes de adaptación	31
3.9.1	Introducción	31
3.9.2	Tunning.....	33
3.9.3	RAE (Red Adaptación Entrada)	34
3.9.4	RAS (Red Adaptación Salida).....	37
3.9.5	Red de Adaptación Final ideal	39
3.10	Red de bias.....	40
3.10.1	Componentes Pasivos.....	40
3.10.2	Líneas de transmisión	41
3.11	Circuito final	42
3.12	Layout	43
3.12.1	Diseño	44
3.12.2	El sustrato	46
3.13	Simulación con el ADS.....	47
CAPITULO 4: Pruebas de laboratorio		49
4.1	Placa con Stubs Rectos	49
4.1.1	Primeros Cálculos.....	49
4.1.2	Punto de compresión a -1 dB	54
4.1.3	Distorsión armónica.....	55
4.1.4	Ancho de Banda	56
4.1.5	Parámetro S_{21}	57
4.1.6	Eficiencia	58
4.1.7	PAE (Power Added Efficiency)	58
4.1.8	Respuesta a las modulaciones.....	60
4.2	Placa con Stubs radiales.....	61

4.2.1	Primeros cálculos.	61
4.2.2	Punto de compresión a -1 dB	64
4.2.3	Distorsión armónica.	65
4.2.4	Eficiencia	66
4.2.5	PAE (Power Added Efficiency)	66
4.3	Placa con componentes pasivos.	67
4.4	Comparativa.	68
CAPITULO 5: Conclusiones		69
Bibliografía		71
ANEXO A: Estabilidad		75
ANEXO B: Redes de Adaptación		78
ANEXO C: Estudio del LAYOUT		85
ANEXO D: Componentes SMD		89
ANEXO E: Datasheet ATF-34143		91
ANEXO F: ROGERS 4000®		105
ANEXO G: Datasheet FZ7T51		109

CAPITULO 1: Introducción

1.1 Prologo

La tecnología es creada por el hombre con el fin de satisfacer una necesidad, esta necesidad es la causa de la evolución de la tecnología. La tecnología se encuentra en una constante evolución y los objetos que no se adaptan simplemente desaparecen, es decir, a medida que las necesidades son mayores o digamos más complicadas se necesita crear un objeto que pueda llenar el vacío, el cual llega a reemplazar el anterior.

El uso de esta tecnología o mejor dicho el mal uso de esta, hace que hoy en día busquemos métodos y formas para ahorrar, por eso en los últimos tiempos hay una corriente social que, se conoce como “conciencia energética” o “*Energy aware*”, eso quiere decir, que debemos ser mas consciente a la hora de usar tecnología o de lo contrario el futuro de nuestro planeta y el nuestro estará en serio peligro.

Imaginemos, por ejemplo, que en los más de 17 millones de viviendas habitadas que existen en España, se cambiase una bombilla de 100 vatios por otra idéntica en cuanto a luminosidad pero de bajo consumo (20 vatios). El ahorro, en este caso, sería el equivalente a un 4,3% del consumo (1.720 Megavatios), y no sólo durante 5 minutos, sino durante todo el tiempo que tuviéramos la necesidad de utilizar esta luz, pensemos también en los más de 8 millones de conexiones ADSL existentes en España. El router de acceso que tenemos en nuestra casa, consume típicamente entre 20 y 50 vatios y solemos tenerlo conectado las 24 horas del día, todos los días del año, mientras que en realidad lo utilizamos unas pocas horas, y no todos los días. Si a esto sumamos las impresoras que no apagamos, todos los tipos de electrodomésticos que consumen innecesariamente energía en “stand-by”, los millones de cargadores que se dejan conectados cuando se retira el equipo ya cargado, etc. vemos que es posible lograr un considerable ahorro energético con sencillas medidas, adoptadas de forma individual, que no perjudican en modo alguno nuestra calidad de vida.

Los amplificadores de Clase E son otra de las formas que tenemos para ser más ecológicos y justos con el medioambiente, al ser elementos activos de una alta eficacia energética.

Este Amplificador tendría como misión el ahorro energético en sensores que trabajan en la banda ISM en Europa (868 MHz) la cual es una banda gratis, sin protocolos y abierta para el uso de estudio científico, médico, medioambiental etc. Dicho ahorro es necesario no solamente por costes sino también por causas directas con el medioambiente, por poner un ejemplo: Un sensor en mitad de

un parque natural el cual esta diseñado para calcular el CO₂ que hay en el aire, si el lugar no tiene luz solar debe ser alimentado por baterías, el problema de la baterías es que acaban agotándose rápidamente, si conseguimos mediante dispositivos disminuir el consumo del sensor la batería durará más y por lo tanto no tendremos que cambiarla, pudiendo llegar a durar décadas y así minimizando la repercusión del hombre en el ecosistema.

1.2 Proyecto

Para este proyecto nos basamos en un artículo ya publicado "*HIGH-EFFICIENCY CLASS E POWER AMPLIFIER USING SI-GE HBT TECHNOLOGY*" escrito por José Alfredo Tirado Méndez y Hildeberto Jardón Aguilar en el 2004 y publicado por "Journal of Applied Research and Technology, august, año/vol. 2, número 002". Habiendo tenido una eficiencia del 83% y una ganancia de 13,2 dBm.

Para la simulación de los circuitos y creación del layout hemos utilizado el programa *Advanced Design System (ADS)* de Agilent, para el diseño de la redes de adaptación RAE y RAS nos hemos ayudado también de programas como Smith chart y Txline.

El Primer y segundo capítulo veremos a vista de pájaro las diferentes tipologías de amplificadores como también las familias de transistores más usados BJT y FET.

En el tercer capítulo primero veremos los motivos para escoger el transistor ATF-34143 de la casa Avago, explicaremos como hallar el punto de trabajo para así determinar la alimentación del transistor, la estabilidad se ha determinado tanto gráficamente como teóricamente, los parámetros S se han obtenido con elementos ideales para una primera caracterización del transistor. Las redes de adaptación de entrada (RAE) y salida (RAS), se ha calculado de manera Unilateral que nos proporciona la máxima ganancia, este proceso ha tenido tres etapas RAE y RAS individuales, RAE + RAS juntas y RAE + RAS + circuito final, para su optimización se ha usado la herramienta "tunning".

El siguiente punto ha sido la confección de la red de bias, hemos visto dos diferentes formas de diseñarlas, la primera con componentes pasivos y la segunda con líneas de transmisión en $\lambda/4$ (inversor de impedancias), como en el caso de las redes de adaptación escogimos el diseño de componentes pasivos.

Para finalizar la parte del diseño analítico colocamos en un único circuito toda la red y hemos estudiado sus características principales.

La parte del Layout también la haremos con el *ADS* utilizaremos para su diseño componentes SMD con encapsulado 0805 para así miniaturizar los máximo

posible el amplificador. Como en el caso de las redes de adaptación o de Bias, hemos estudiado más de una opción. Para una primera aproximación, usaremos el modelo sin alimentación y con planos de masa enteros.

El quinto capítulo trata sobre todo el proceso de laboratorio, lectura de parámetros S, de la estabilidad, ganancia...

1.3 Banda ISM (Industrial, Scientific and Medical)

En 1985, la Comisión Federal de Comunicaciones (FCC, Federal Communications Commission), con el afán de impulsar los productos inalámbricos, modificó la regulación del espectro radioeléctrico. Esta modificación, autorizaba a los productos de redes inalámbricas a operar en las bandas ISM con una potencia de salida de hasta 1 vatio.

El uso de frecuencias por lo general es regulado por el gobierno de cada país, esta regulación también permite el uso de bandas de frecuencia gratuitas y que no requieren licencia, siempre y cuando no traspasen los límites de potencia establecidos.

Las frecuencias estandarizadas para este fin son:

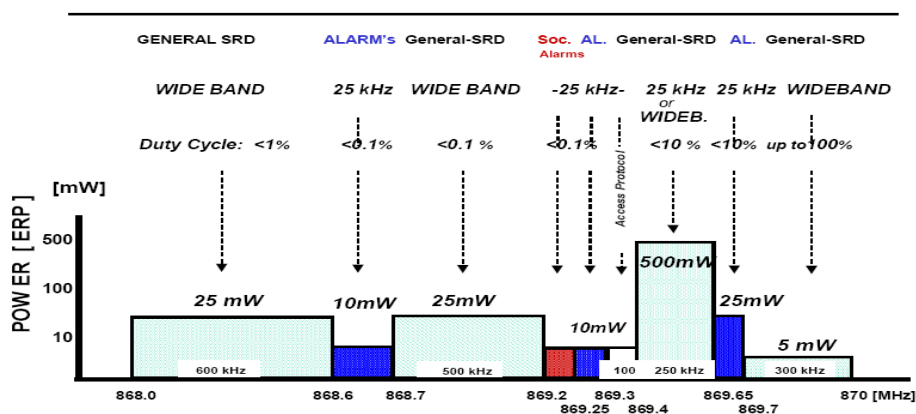
- 314 MHz
- 434 MHz (433.05-434.79 MHz)
- 868 MHz (868-868.6 MHz)
- 915 MHz (902-928 MHz)
- 2450 MHz (2400- 2483.5 MHz)
- 5.6 GHz

Con la utilización de las bandas ISM 434 y 868 MHz. que han estado presentes durante algunos años, ahora los diseños inalámbricos se están dirigiendo hacia la banda 2.4 GHz y 5.6 GHz para nuevas aplicaciones. La banda de 2,4GHz tiene el atractivo añadido de estar disponible en todo el mundo no como las bandas ISM a 434/868 MHz etc., esto permite reducir los problemas logísticos que pueden aparecer cuando existen regulaciones geográficas diferentes para otras bandas ISM.

Las frecuencias de trabajo estandarizadas por debajo de 1GHz son: 315 MHz en USA (potencia máxima +30 dBm), 433 MHz (+10 dBm) y 868 MHz (+14 dBm) en Europa en AM o FM.

Tabla.1.1 Banda ISM < 1GHz en Europa.

Rango de Frecuencia (MHz)	Aplicaciones	Potencia de Salida	Espacio entre canales	Ciclo de Servicio 0,1%	Ciclo de Servicio 1%	Ciclo de Servicio 10%	Ciclo de Servicio hasta 100%
433.05 - 434.79	Propósito general	10 mW	-				
868.00 - 868.60	Propósito general	25 mW	-		X		
868.60 - 868.70	Dispositivos de alarma	10 mW	25 kHz	X			
868.70 - 869.20	Propósito general	25 mW	-	X			
869.20 - 869.25	Dispositivos de alarma social	10 mW	25 kHz	X			
869.25 - 869.30	Dispositivos de alarma	10 mW	25 kHz	X			
869.30 - 869.40	Protocolo EACM	Sin definir	25 kHz				
869.40 - 869.65	Propósito general	500 mW	25 kHz			X	
869.65 - 869.70	Dispositivos de alarma	25 mW	25 kHz			X	
869.70 - 870.00	Propósito general	5 mW	-				X

**Fig.1.1** Uso de la banda 868-870 ERC REC 70-03.

La banda de frecuencias a 2.4GHz está normalizada en casi todo el mundo con algunas diferencias, con respecto a la potencia máxima de salida en USA es de 1W y en Europa es de 100mW y para 802.15.4/Zigbee es de 10mW (0dBm)

Tabla 1.2 Regulaciones en las bandas ISM en el mundo.

País	Frecuencia	Regulación
USA / CANADA	260 – 470 MHz	FCC Part 15.231; 15.205
	902 – 928 MHz	FCC Part 15.247; 15.249
	2400 – 2483.5 MHz	FCC Part 15.247; 15.249
EUROPA	433.050 – 434.790 MHz	ETSI ¹ EN 300 220
	863.0 – 870.0 MHz	ETSI EN 300 220
	2400 – 2483.5 MHz	ETSI EN 300 440 o ETSI EN 300 328
Japón	315 MHz	Aplicaciones de muy baja potencia
	426-430, 449, 469 MHz	ARIB ² STD-T67
	2400 – 2483.5 MHz	ARIB STD-T66
	2471 – 2497 MHz	ARIB RCR STD-33

¹ European Telecommunications Standards Institute (ETSI) o Instituto Europeo de Normas de Telecomunicaciones

² The Association of Radio Industries and Businesses

CAPITULO 2: Amplificador

2.1 Tipos de amplificadores

Los amplificadores de potencia tradicionales emplean dispositivos activos (BJT o MOSFET) que se comportan como fuentes de corriente controladas por tensión. Estos se clasifican atendiendo a la fracción del periodo de la señal en que los dispositivos permanecen en conducción. Si la entrada es una función sinusoidal, su argumento se incrementa 360° a cada periodo de señal. La fracción del periodo en que los dispositivos conducen se mide por el semiángulo de conducción, θ , que está comprendido entre 0 y 180° . Se definen tres clases:

Clase A $\theta = 180^\circ$ (conducen siempre)

Clase B $\theta = 90^\circ$ (conducen medio periodo)

Clase C $\theta < 90^\circ$ (conducen menos de medio periodo)

Cuanto menor es θ mayor es la eficiencia pero menor es la linealidad.

Clase A

En este tipo de amplificador el elemento activo está siempre en zona activa si es un BJT, o en saturación si se trata de un MOSFET. De todos es el que produce menos distorsión, pero también el que tiene menor rendimiento.

Su esquema es similar al de un amplificador de pequeña señal. De las configuraciones básicas se elige la EC (SC si es con MOSFET) porque tiene mayor ganancia en potencia. El circuito con BJT se muestra en la figura 2.1. La única diferencia respecto al EC básico es que se ha sustituido la resistencia de colector por una inductancia de gran valor para mejorar el rendimiento.

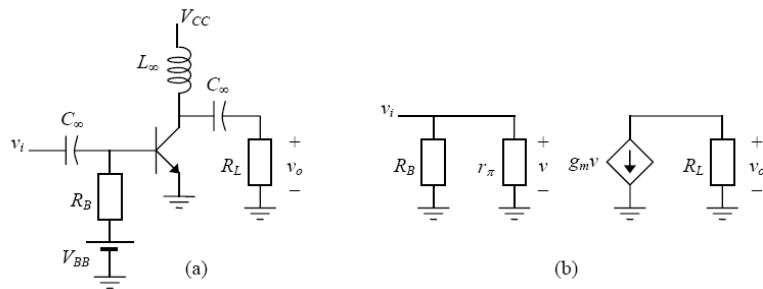


Fig.2.1 Uso (a) Esquema de un amplificador clase A con BJT. (b) Circuito equivalente en pequeña señal.

El rendimiento máximo $\mu_{\max}=50\%$, si en lugar de la inductancia empleamos una R_C para polarizar el transistor, el rendimiento máximo es sólo del 25 %.

Clase B

En el amplificador clase B los elementos activos están en zona activa si es un BJT, o en saturación si se trata de un MOSFET, la mitad del tiempo en cada ciclo de la señal. Ahora con $V_{BB} \approx 0.7$, de forma que el BJT sólo conduce cuando $v_i > 0$. En este caso es imprescindible poner en paralelo con R_L un circuito LC sintonizado que elimina todos los armónicos y deja pasar a la carga únicamente la componente fundamental.

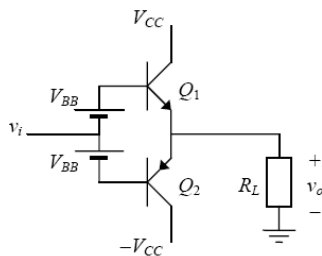


Fig.2.2 Esquema de un amplificador clase B con BJT complementarios.

El rendimiento máximo $\eta_{\max}=78\%$

Notar que en la clase B si no hay señal no se consume potencia. Pero el máximo rendimiento sólo se consigue cuando $V_p = V_{CC}$. A cambio el amplificador no es tan lineal como en la clase A, especialmente por la distorsión de cruce, justo en el momento en que un transistor se corta y empieza a conducir el otro.

Clase C

En esta clase de amplificadores el elemento activo conduce un tiempo $t_1 - t_2$ en cada periodo $T = 2\pi/\omega_o$, de forma que el **semiángulo de conducción**, definido como $2\theta_o = \omega_o(t_1 - t_2)$ sea inferior a $\pi/2$. En la clase B $\theta_o = \pi/2$, mientras que $\theta_o = \pi$ en la clase A. Su esquema es similar al del clase A, pero en este caso es imprescindible poner en paralelo con R_L un circuito LC sintonizado.

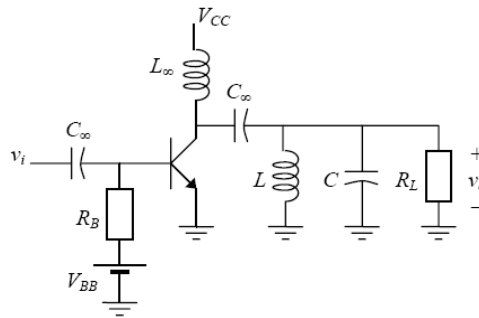


Fig.2.3 Esquema de un amplificador clase C con BJT.

La tensión V_{BB} es ahora negativa, de forma que el BJT sólo entra en zona activa alrededor del máximo de v_i , cuando $v_i + V_{BB} > 0.7$ V.

El rendimiento máximo se obtiene cuando sólo depende de θ_o :

Si $\theta_o = 180^\circ$ $\eta_{max} = 50\%$ (Clase A)

Si $\theta_o = 90^\circ$ $\eta_{max} = 78\%$ (Clase B)

Si $\theta_o = 0^\circ$ $\eta_{max} = 100\%$ (Clase C)

Claro que en este caso la corriente máxima que debería soportar el transistor es infinita. Así que un buen compromiso consiste en emplear $\theta_o = 60^\circ$ para obtener $\eta_{max} = 90\%$.

$$\eta_{max} = \frac{1}{4} \frac{2\theta_o - \sin(2\theta_o)}{\sin(\theta_o) - \theta_o \cos(\theta_o)} \quad (2.1)$$

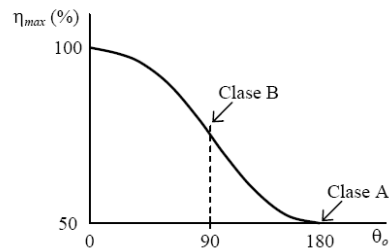


Fig.2.4 Rendimiento máximo clase C en función del semiángulo de conducción.

La clase C no es un amplificador lineal: la salida es nula hasta que la amplitud de la tensión de entrada supera $V_{BB} + 0,7$. Este amplificador sólo puede usarse para FM o PM porque emplea señales de amplitud constante o para señales digitales y de banda estrecha.

Clase D

Este es el tipo básico de amplificador en que los transistores trabajan en conmutación, pasan del estado de corte al de conducción y viceversa de forma instantánea. La señal de entrada, v_{in} , debe ser cuadrada y de suficiente amplitud para llevar los transistores alternativamente de corte a saturación (de corte a zona lineal si son MOSFETs). Trabajando en este modo el transistor se puede asimilar a un interruptor ideal (abierto en corte, cerrado en saturación). Al reemplazar los transistores por interruptores resulta el circuito equivalente que se representa en la figura 2.5b.

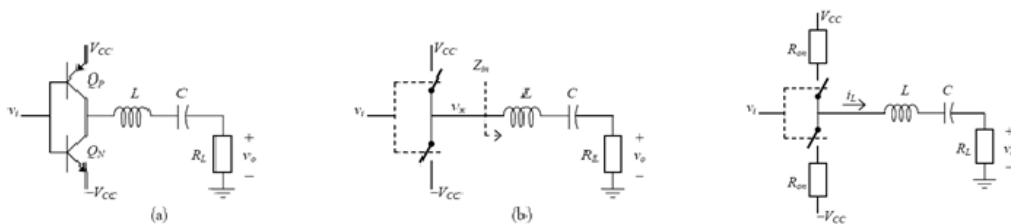


Fig.2.5 (a) Amplificador clase D. (b) Circuito equivalente (c) Circuito equivalente NO ideal.

El rendimiento es $\eta_{\text{ideal}} = 100\%$.

Si los transistores no son ideales, en cuanto a que en conducción no tienen resistencia nula ($R_{on} \neq 0$)

El rendimiento también se reduce

$$\eta = \frac{S_0}{S_D} = \frac{i_{L,eff}^2 R_L}{i_{L,eff}^2 (R_{on} + R_L)} = \frac{R_L}{R_{on} + R_L} \quad (2.2)$$

Este tipo de amplificadores no son lineales (muchas veces ni siquiera ganan en tensión, sólo en corriente), sólo se pueden aplicar a señales de amplitud constante, como por ejemplo las moduladas en PM o en FM (pero de banda muy estrecha), o a señales digitales. En RF no se suelen emplear debido a que las pérdidas de conmutación en los transistores son elevadas. Estas pérdidas se producen en los transitorios de corte a conducción y de conducción a corte, porque durante los transitorios ni la corriente ni la tensión en el transistor son nulas.

Clase E

En los amplificadores clase E se usa un solo transistor. Pueden emplearse transistores bipolares y MOSFET, aun cuando se prefieren estos últimos debido a sus bajos requerimientos para excitarlo. Además, como la conmutación de los MOSFET es más rápida (no hay almacenamiento de portadora como en los BJT), resultan más eficientes.

La figura 2.7 ilustra un amplificador de RF clase E típico. La portadora, que al principio es una onda senoidal, se aplica a un circuito formador que, de manera eficaz, la convierte en onda cuadrada. La portadora suele ser de FM. La señal de la portadora de onda cuadrada se aplica después a la base del amplificador de potencia bipolar clase E. Q1 se conmuta entre encendido y apagado en la frecuencia de la portadora. La señal del colector se aplica a un filtro pasa-bajo y a un circuito sintonizado de acoplamiento de impedancia formado por C1, C2 y L1. Las armónicas se eliminan, dejando la onda senoidal fundamental que se aplica a la antena. Con esta configuración se consigue un alto nivel de eficiencia.

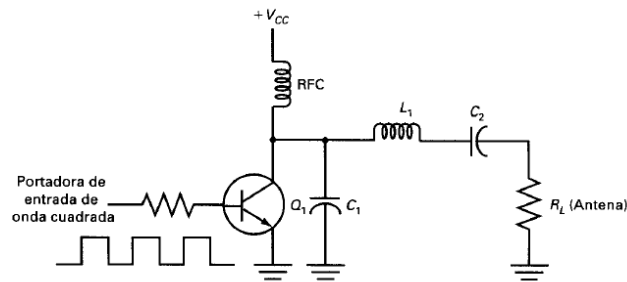


Fig.2.6 Amplificador clase E.

2.2 Tipos de transistores

Existen distintos tipos de transistores, de los cuales la clasificación más aceptada consiste en dividirlos en transistores bipolares o BJT (*bipolar junction transistor*) y transistores de efecto de campo o FET (*field effect transistor*). La familia de los transistores de efecto de campo es a su vez bastante amplia, englobando los JFET, MOSFET, MISFET, etc.

La diferencia básica entre ambos tipos de transistor radica en la forma en que se controla el flujo de corriente. En los transistores bipolares, que poseen una baja impedancia de entrada, el control se ejerce inyectando una baja corriente (corriente de base), mientras que en el caso de los transistores de efecto de campo, que poseen una alta impedancia, es mediante voltaje (tensión de gate).

2.2.1 Transistores bipolares

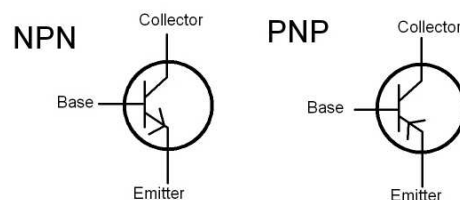


Fig.2.7 Los símbolos esquemáticos para los BJT de tipo PNP y NPN.

Los transistores bipolares surgen de la unión de tres cristales de semiconductor con dopajes diferentes e intercambiados.

Nota: dopaje en un cristal semiconductor consiste en añadir iones donadores de electrones (en el caso de semiconductor tipo p) o iones aceptadores (en semiconductores tipo n)

Se puede tener por transistores bipolares de tipo PNP o NPN. Tecnológicamente se desarrollaron antes que los de efecto de campo o FET.

Los transistores bipolares se usan generalmente en electrónica analógica. También en algunas aplicaciones de electrónica digital como la tecnología TTL o BICMOS.

2.2.2 Transistores de efecto de campo

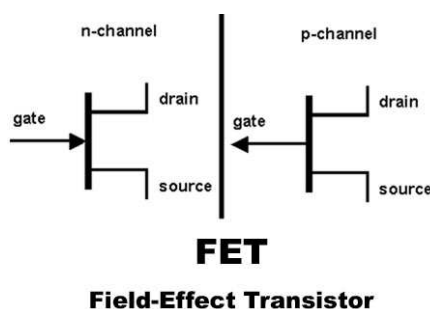


Fig.2.8 Transistores de efecto de campo.

Los transistores de efecto de campo o FET más conocidos son los JFET (Junction Field Effect Transistor), MOSFET (Metal-Oxide-Semiconductor FET) y MISFET (Metal-Insulator-Semiconductor FET).

Tienen tres terminales denominadas puerta (o gate) a la equivalente a la base del BJT, y que regula el paso de corriente por las otras dos terminales, llamadas drenador (drain) y fuente (source).

Presentan diferencias de comportamiento respecto a los BJT. Una diferencia significativa es que, en los MOSFET, la puerta no absorbe intensidad en absoluto, frente a los BJT, donde la intensidad que atraviesa la base es pequeña en comparación con la que circula por las otras terminales, pero no siempre puede ser despreciada.

Así como los transistores bipolares se dividen en NPN y PNP, los de efecto de campo o FET poseen también dos tipos. Aquellos en los cuales la aplicación del voltaje de gate o puerta produce un aumento de la resistencia al paso de la corriente, y aquellos en que dicha tensión la disminuye

Ventajas de los FET:

- Dispositivos controlados por tensión con impedancia de entrada muy elevada (10^7 - 10^{12}).
- Generan menor figura de ruido que los BJT.
- Más estables en temperatura.
- Fáciles de fabricar.
- Gran disipación de potencia y conmutación de grandes corrientes.

Inconvenientes de los FET:

- Respuesta en frecuencia pobre debido a la alta capacidad de entrada.
- Muy poco lineales.
- Se muy sensibles a la electricidad estática.

CAPITULO 3: Diseño

3.1 Estudio del Artículo

Este proyecto se ha basado en el artículo *“high-efficiency class e power amplifier using si-ge hbt technology”* escrito por José Alfredo Tirado Méndez y Hildeberto Jardón Aguilar en 2004 y publicado por “Journal of Applied Research and Technology, august, año/vol. 2, número 002”.

En el artículo podemos observar como primero hace una aproximación de un circuito amplificador Clase E ideal.

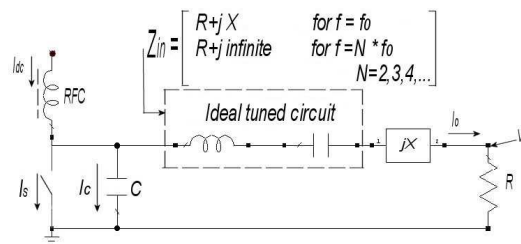


Fig.3.1 Amplificador Clase E ideal.

Hemos de destacar el circuito RLC que esta configurado para la frecuencia de trabajo del articulo en este caso 900 MHz.

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (2.3)$$

Para el diseño del amplificador el autor ha tenido en cuenta que:

1. la RF de choke tiene que tener una gran reactancia para que la corriente de la fuente sea constante.
2. La Q del circuito ha de ser lo suficientemente grande para que la onda de salida sea sinusoidal

3. El transistor funciona como un interruptor ideal
4. La capacidad C es independiente de la tensión.

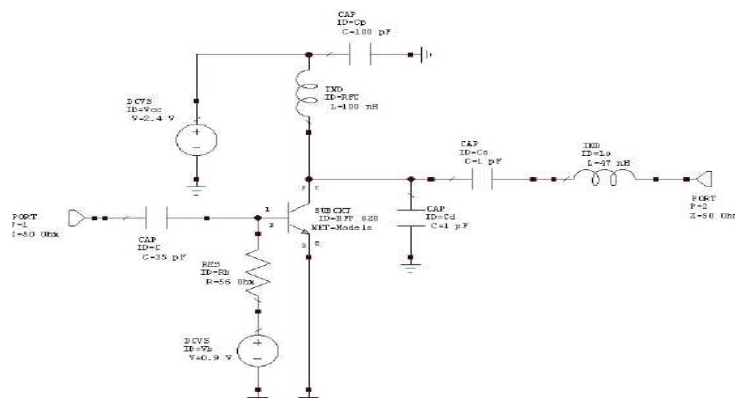


Fig.3.2 Amplificador Clase E artículo.

Tabla. 2.1 Componentes del artículo.

Componentes	C	R_b	L_{RFC}	C_d	C_o	L_o	C_p	Transistor
Valores	35 pF	56 Ohm	100 nH	1 pF	1 pF	47 nH	100 pF	BFP620

La potencia de entrada del circuito es de $P_{in} = 0$ dBm.

En la **simulación** se obtiene una eficiencia energética del $\mu = 83\%$ y una **ganancia** de **12 dB** a una temperatura de 27°C. Para potencias inferiores de 0 dBm hemos de conseguir bajar la temperatura típica.

En la **práctica** se han observado que los armónicos segundo y tercero son -32dBc y -45dBc respectivamente. Una eficiencia energética del $\mu = 70\%$ y una **ganancia** de **13.2 dB** a una temperatura de 27°C.

La diferencia entre resultados es debido a motivos como, los conectores SMA, cables para la medida, desajustes entre la fuente y el circuito, parásitos inducidos por los componentes, etc.

3.2 Condiciones previas

Para comenzar el diseño del amplificador es necesario considerar los requerimientos básicos de las que deben cumplir los resultados del diseño. Como voltaje de alimentación, consumo de corriente, ganancia...

Las especificaciones a seguir han sido:

- El amplificador debe trabajar a la frecuencia de 868MHz.
- Ancho de Banda sin especificar
- Figura de Ruido Sin especificar.
- Ganancia máxima.
- Voltaje de Alimentación V_{GS} 3, 6 V
- Consumo de Corriente entre 10mA y 60mA
- Las perdidas de retorno han de ser superiores a 15dBm
- El substrato será el ROGERS RO4003 con $t = 35\mu\text{m}$ y $h = 0.81\text{mm}$.

3.3 Elección del Transistor

Para este proyecto usaremos el transistor **ATF-34143** del fabricante *Agilent Technologies*.

La selección del dispositivo se realizó en base a los requerimientos que previamente se definieron, una de las características que debe cumplir el dispositivo, es la ganancia de transductor, dada por el fabricante en forma de parámetros S (S_{21}) o específicamente como GT o ganancia de transductor.

Otra característica es que tiene la figura de ruido muy baja, la cual es también proporcionada por el fabricante, y es en función de la frecuencia o de la corriente de colector como parámetro común.

La corriente de colector juega un papel importante en la selección del dispositivo, ya que por medio de esta se puede definir el nivel de operación del mismo y debe tomarse en cuenta un rango o margen de operación lo suficiente amplio para no saturarlo.

Es importante mencionar que el transistor seleccionado es fácil de encontrar comercialmente, ya que un transistor escaso imposibilita el acceso a sus datos técnicos y su disponibilidad en línea para su compra. En la **tabla 3.1** se muestran los parámetros más importantes del transistor propuesto.

Tabla.3.1. Características Principales transistor ATF-34143.

Fabricante	Modelo F (dB)	$G_{\text{máx}}$ (dB)	I_{DS} (mA)
Agilent Tech. ATF-34143	0.5	17.5	60

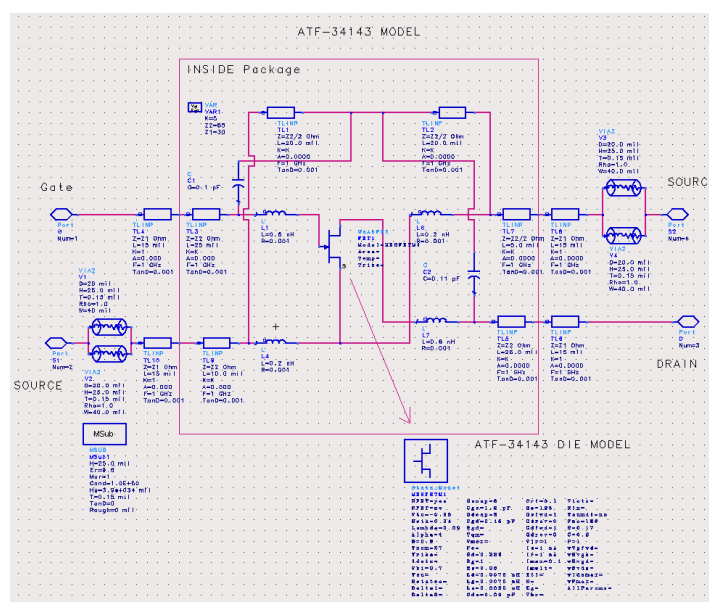


Fig.3.3 Esquema en ADS del transistor ATF-34143.

3.4 Frecuencia de resonancia

Nuestro dispositivo a su salida esta compuesto por un filtro LC que optimiza la salida a nuestra frecuencia central, para nosotros será 868 MHz

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (3.1)$$

Si fijamos nuestro condensador a $C = 1\text{pF}$ el resultado de la bobina es $L = 33.62\text{ nH}$. Valor comercial $L_{\text{comercial}} = 33\text{nH}$.

3.5 Punto de trabajo.

El siguiente paso es determinar con que alimentación, V_{DS} y V_{GS} , va a trabajar el transistor, de manera que nos permita obtener nuestro objetivo, una ganancia elevada.

Como podemos comprobar en el datasheet del transistor, el fabricante nos proporciona para diferentes tensiones de V_{DS} y corrientes de I_{DS} , los parámetros S a diferentes frecuencias. Con lo que podremos hacer una primera aproximación teórica de la ganancia sin necesidad de medir el transistor, y así saber con que tensión y corriente será más adecuado para nuestro proyecto.

La ecuación que permite calcular la ganancia de transferencia de potencia es:

$$G_T = \frac{P_L}{P_{AVS}} = \frac{1 - |\Gamma_s|^2}{|1 - \Gamma_s \Gamma_{in}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} \quad (3.2)$$

Pero existe un caso especial, el caso unilateral, que se da cuando $S_{12} = 0$, de manera que tenemos que la ganancia de transferencia de potencia unilateral es:

$$G_{TU} = \frac{1 - |\Gamma_s|^2}{|1 - S_{11} \Gamma_{in}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} \quad (3.3)$$

Y para obtener la ganancia de transferencia de potencia máxima unilateral, esta se dará cuando:

$$\begin{aligned} \Gamma_S &= S_{11}^* \\ \Gamma_L &= S_{22}^* \end{aligned} \quad G_{TU \max} = \frac{1 - |\Gamma_S|^2}{1 - |S_{11}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{1 - |S_{22}|^2} \quad (3.4)$$

La frecuencia de diseño de nuestro amplificador es de 868 MHz, en el datasheet del fabricante encontramos que los valores que nos proporcionan no son exactamente a nuestra frecuencia como observamos en la **fig 3.2**, así que para su estudio tomaremos las dos frecuencias más cercanas.

Freq. GHz	S ₁₁			S ₂₁			S ₁₂		S ₂₂		MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	Mag.	Ang.	
0.5	0.95	-40	21.56	11.973	151	0.03	0.030	68	0.33	-39	26.01
0.8	0.89	-65	21.02	11.252	135	0.04	0.042	56	0.27	-63	24.28
1.0	0.85	-82	20.19	10.217	123	0.05	0.051	48	0.26	-80	23.02
1.5	0.78	-109	18.49	8.405	104	0.06	0.064	36	0.24	-109	21.18

Fig.3.4 Parametros S según datasheet.

De manera que, teniendo en cuenta los parámetros S que nos proporciona el fabricante para cada tensión y corriente, obtenemos la siguiente aproximación de la ganancia de transferencia de potencia máxima unilateral a las frecuencias de 0,8 GHz y 1.0 GHz:

Tabla.3.2. Ganancia de transferencia de potencia máxima a 0.8GHz para diferentes valores de V_{DS} e I_{DS} .

0.8 GHz	$V_{DS} = 3V,$ $I_{DS} = 20mA$	$V_{DS} = 3V,$ $I_{DS} = 40mA$	$V_{DS} = 4V,$ $I_{DS} = 40mA$	$V_{DS} = 4V,$ $I_{DS} = 60mA$
S₁₁	0,91	0,89	0,89	0,89
S₂₁	9,642	10,95	11,225	11,654
S₁₂	0,05	0,043	0,042	0,039
S₂₂	0,34	0,24	0,27	0,24
GTUmax(lin)	611,51856	611,98175	653,71978	693,20272
GTUmax(dB)	27,864096	27,867384	28,153916	28,408602

Tabla.3.2. Ganancia de transferencia de potencia máxima a 1.0GHz para diferentes valores de V_{DS} e I_{DS} .

1.0 GHz	$V_{DS} = 3V$, $I_{DS} = 20mA$	$V_{DS} = 3V$, $I_{DS} = 40mA$	$V_{DS} = 4V$, $I_{DS} = 40mA$	$V_{DS} = 4V$, $I_{DS} = 60mA$
S_{11}	0,87	0,85	0,85	0,85
S_{21}	8,867	9,956	10,217	10,549
S_{12}	0,061	0,052	0,051	0,047
S_{22}	0,32	0,24	0,26	0,23
GTUmax(lin)	360,31771	379,02818	403,44239	423,41258
GTUmax(dB)	25,566856	25,786715	26,057815	26,267637

Podemos observar como en ambos casos la máxima ganancia con $V_{DS} = 4V$ y $I_{DS} = 60mA$.

Como hemos comentados anteriormente V_{DS} es un prerequisite que nos viene impuesto, $V_{DS} = 3,6V$, e I_{DS} viene dada por los cálculos anteriores, $I_{DS} = 60mA$, así que, solo nos queda averiguar con que V_{GS} hemos de trabajar, para ello usaremos el programa ADS (Advanced Design System).

Primero crearemos un nuevo diseño e insertaremos una herramienta que tiene el programa, es una opción para simular las curvas de un transistor FET, la ruta sería "insert/template.../FET_curve_tracer". Colocaremos nuestro transistor en posición y realizaremos la simulación.

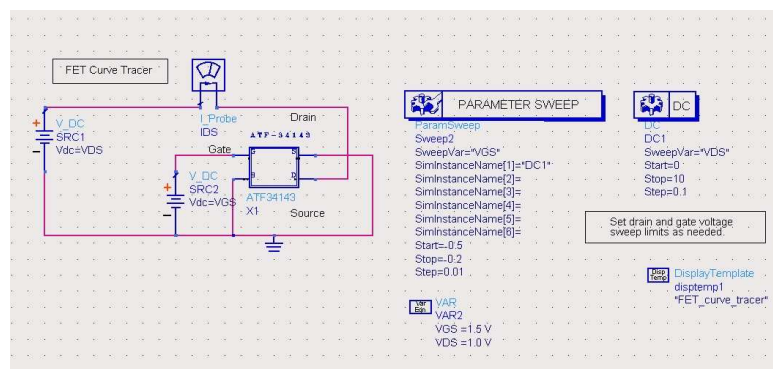


Fig.3.5 Esquema en ADS para determinar la zona de trabajo.

En la Simulación usaremos un “Marker” para buscar el punto de trabajo optimo, como hemos comentado anteriormente el voltaje $V_{DS} = 3,6V$ e $I_{DS} = 60\text{ mA}$.

Como resultado obtenemos que nuestro transistor esté polarizado positivamente con $3,6V$ en el terminal *Drain* y polarizado negativamente en el terminal *gate* con -0.43 V .

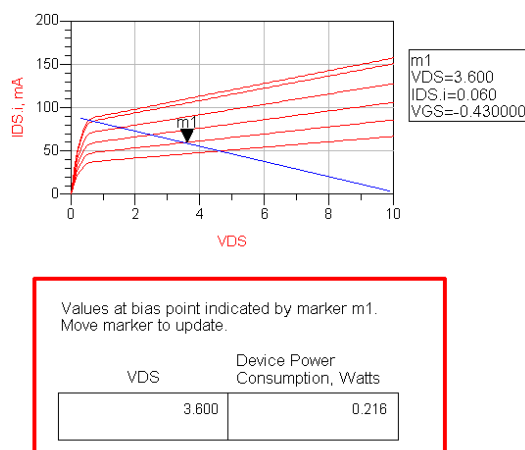


Fig.3.6 Simulación Punto de trabajo $V_{DS}=3.6V$, $V_{GS}=-0.43V$ y $I_{DS} = 60mA$.

3.6 Circuito de Alimentación

Una vez hemos encontrado el punto de trabajo optimo configuraremos los circuitos de polarización que permita trabajar al transistor en la zona deseada. Para ello estudiaremos dos formas, polarización pasiva y activa.

3.6.1 Polarización Pasiva

Esta configuración es la más usada pero se comete un riesgo ya que el punto trabajo depende de la corriente consumida y de la temperatura del transistor, si se cambiase algunos de estos parámetros también se vería afectado el punto de trabajo, y en consecuencia el transistor no tendrá la respuesta esperada.

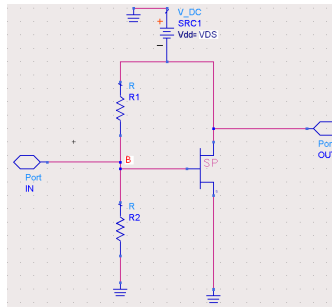


Fig.3.7 Esquema Circuito alimentación pasiva.

Para calcular las resistencias se trataría de un divisor de tensión, donde:

$$V_{DD} = V_{DS} \quad (3.5)$$

$$V_{GS} = V_{DD} \frac{R_2}{R_1 + R_2} \quad (3.6)$$

3.6.2 Polarización Activa

Esta configuración tiene como desventaja el uso de un segundo transistor PNP de baja frecuencia, pero como gran ventaja es que nos mantiene el punto de trabajo constante, ya que lo usamos como regulador de tensión y de corriente de nuestro dispositivo.

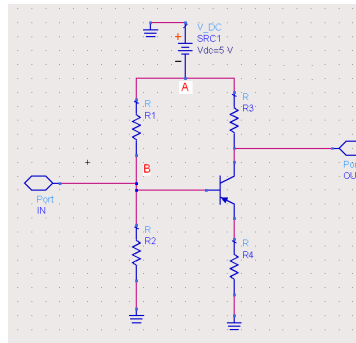


Fig.3.8 Esquema Circuito alimentación activa.

Para el cálculo de las resistencias hemos de tener en cuenta dos cosas, una que la R_4 ha de ser suficientemente pequeña para que estabilizar el transistor y la segunda que al ser un transistor bipolar lo debemos polarizar en zona activa eso nos supone que:

$$V_{EB} = 0,7V \quad (3.7)$$

$$(3.8)$$

$$V_{EB} = V_E - V_B$$

$$(3.9)$$

$$V_E = V_{DS}$$

$$V_B = V_{DD} \frac{R_2}{R_1 + R_2} \quad (3.10)$$

$$I_{DS} = \frac{V_{DD} - V_{DS}}{R_3} \quad (3.11)$$

3.6.3 Alimentación Positiva.

Para nuestro amplificador en el terminal *Drain* hemos optado por utilizar un circuito de **polarización activa** por las ventajas ya explicadas, nos mantendrá una corriente y un voltaje constante.

Como transistor de baja frecuencia, hemos escogido el FZT751 de la casa Zetex, una de las características de este dispositivo es su fácil adquisición en el mercado y el encapsulado tipo SMD que usa.

Teniendo en cuenta que nuestro amplificador debe estar polarizado en el terminal *Drain*:

$$I_{DS} = 60mA$$

$$V_{DS} = 3,6V$$

Escogemos $V_{DD} = 5V$ ya que es una tensión de referencia para muchas fuentes de alimentación comerciales y se puede encontrar también en su versión -5V. Con estos últimos datos obtenemos la siguiente relación de resistencias,

$$R_1 = 0,724R_2$$

$$R_3 = 23,33\Omega$$

$$R_4 = 150\Omega.$$

3.6.4 Alimentación Negativa

Ahora diseñaremos la parte negativa que corresponde al terminal *Gate*, nosotros usaremos un divisor de tensión ya que no hay que cumplir ningún criterio de corriente.

$$V_{GS} = V_{DD} \frac{R_2}{R_1 + R_2} \quad (3.12)$$

$$V_{GS} = 0,43V$$

Como hemos comentado antes escogeremos como $V_{DD} = -5V$ por su uso común en fuentes de alimentación. Podemos deducir que $R_1 = 10.62R_2$

3.6.5 Valores Comerciales

Ahora solo nos toca escoger los valores comerciales, para el montaje usaremos elementos SMD de encapsulado 1206 (*Surface Mount Technology*).

Tabla.3.2. Valores Teóricos/comerciales Polarización positiva/Negativa.

ALIMENTACIÓN	POSITIVA				NEGATIVA	
	R_1	R_2	R_3	R_4	R_1	R_2
Teórico	10K	7,24K	23,33	150	10K	10,62K
Comercial	10k	7,32K	23.20	150	10K	10,7K

3.7 Parámetros S

A frecuencias de microondas, los transistores son modelados como redes de dos puertos y descritos por su matriz de parámetros de dispersión (scattering matrix), ya que los parámetros de dispersión o parámetros S, pueden ser medidos en un circuito de prueba con líneas de entrada salida de 50Ω y aplicándole voltajes y corrientes de polarización adecuados. Los parámetros de impedancias (Z) y admitancias (Y) no pueden ser medidos directamente y se requiere que las mediciones sean mediante corto circuito o circuito abierto.

Se asume que la impedancia característica Z_0 como 50Ω ya que es la más utilizada en sistemas de radio.

La estabilidad de un transistor para altas frecuencias se entiende como un comportamiento no oscilatorio y se asegura si sus dos puertos están terminados

con su impedancia característica. Usualmente el fabricante del transistor proporciona los parámetros S, en las hojas de especificaciones, pero estos suelen cambiar dependiendo de la polarización, con la temperatura y de transistor en transistor del mismo tipo, la matriz de parámetros S, a su vez, es suficiente para completar el diseño de un amplificador de una etapa o de múltiples etapas. El criterio para el diseño de amplificadores es el de obtener la máxima ganancia de un circuito estable en una banda de frecuencia.

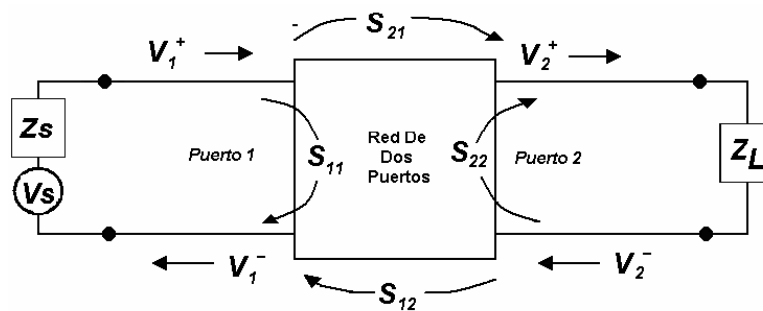


Fig.3.9 Esquema : Red de dos puertos.

Donde:

S_{11} = es el coeficiente de reflexión visto en el puerto uno.

S_{12} = es el coeficiente de transmisión inverso.

S_{21} = es el coeficiente de transmisión directo.

S_{22} = es el coeficiente de reflexión visto en el puerto dos.

Una vez encontrados los valores de polarización de nuestro transistor, el siguiente paso es definir los parámetros S, para ello crearemos un nuevo diseño con el ADS donde insertaremos la herramienta S-PARAMETERS y diseñaremos nuestro circuito tal y como la Fig.3.10 muestra.

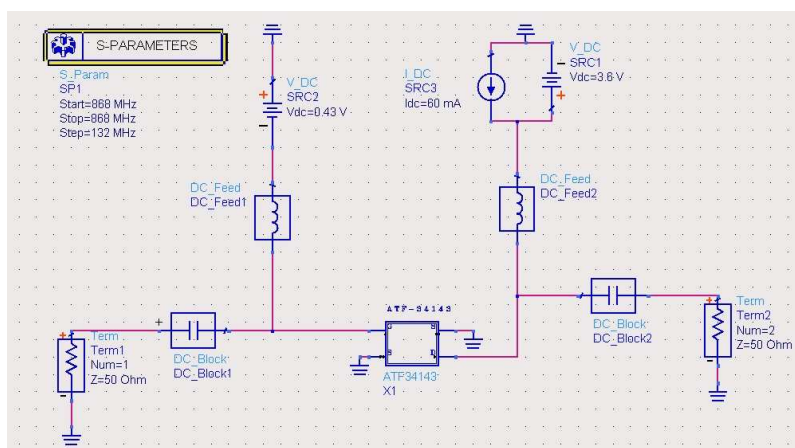


Fig.3.10 Esquema ADS componentes ideales.

En este circuito podemos ver como el transistor esta polarizado en el *Gate* con una tensión negativa de -0.43V (V_{GS}). En el terminal *Drain* (V_{DS}) con una tensión de 3.6V y una fuente de corriente en el Drenador (I_{DS}) de 60 mA.

La simulación del circuito nos da los siguientes resultados.

Tabla.3.4. Parámetros S real / imaginario.

Frecuencia	S(1,1)	S(1,2)	S(2,1)	S(2,2)
868.0 MHz	0,395 – j0,797	0,022 + j0,039	-7,262 + j7,367	0,109 – j0,193

Tabla.3.5. Parámetros S magnitud / Angulo.

Frecuencia	S(1,1)	S(1,2)	S(2,1)	S(2,2)
868.0 MHz	0,890 / -63,664	0,045 / 60,793	10,345 / 134,589	0,221 / -60,528

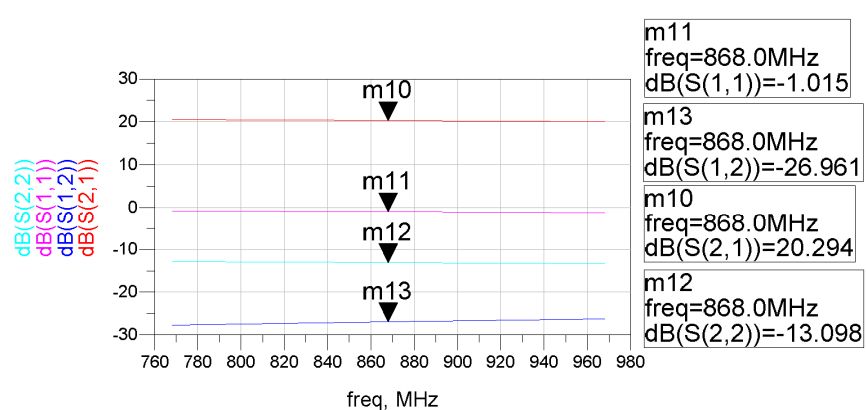


Fig.3.11 Grafica parámetros S sin redes de adaptación.

Si observamos el parámetro S_{12} , podemos apreciar como este no es exactamente 0, condición para aplicar el caso de unilateralidad, pero podemos observar como es bastante pequeño y por tanto nos sirve para realizar una aproximación para calcular su $GTU_{máx}$.

Tabla.3.5. Aproximación Ganancia máxima Unilateral.

0.868 GHz		$V_{DS} = 3,6V,$ $I_{DS} = 60mA$
S11		0,89
S21		10,345
S12		0,045
S22		0,221
GTUmáx(lin)		541,19450
GTUmáx(dB)		27,333533

3.8 Estabilidad

Para continuar con el diseño del amplificador ahora toca comprobar la estabilidad de nuestro transistor en la banda de frecuencia en la que trabaja.

Este estudio nos ayudara posteriormente al diseño de redes de adaptación para así evitar las zonas de inestabilidad.

Durante este estudio nos podemos encontrar tres situaciones en la que puede estar nuestro transistor.

1. Inestable: El transistor nos provocaría oscilaciones y no podría realizar la función de amplificador, sería usado para el diseño de osciladores.

2. Condicionalmente estable: Este estado tampoco sería el deseado ya que tendríamos que ir en cuenta con las zonas de inestabilidad y no entrar.

3. Estable: Sería el estado deseado, el transistor siempre será estable independientemente de las condiciones de carga y fuente y no tendrá zonas de inestabilidad en su banda de trabajo.

Como métodos de estudio tenemos *Rollet Factor* que dice que el transistor es incondicionalmente estable si cumple estas dos condiciones:

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (3.13)$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (3.14)$$

EL otro estudio que se ha realizado ha sido el μ -test, dice que el transistor es incondicionalmente estable si cumple la siguiente condición:

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}| + |S_{12}S_{21}|} > 1 \quad (3.15)$$

Como que ambas técnicas se basan en criterios de pasividad, su cumplimiento tiene connotaciones de suficiencia, pero no de necesidad.

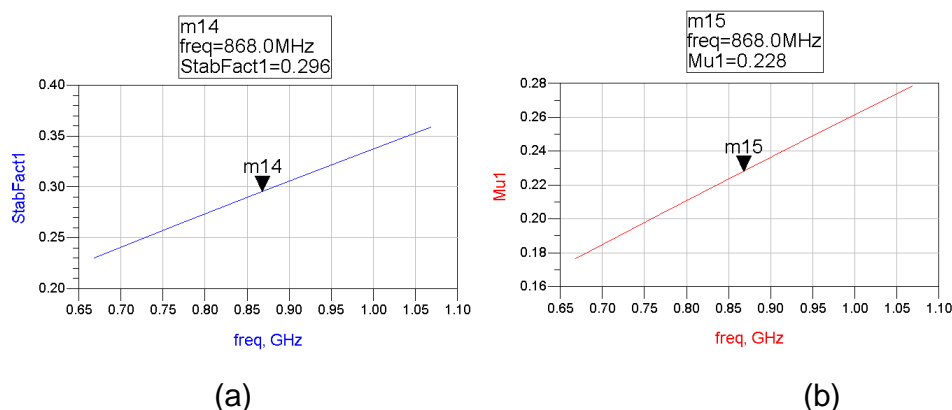


Fig.3.12 Grafica parámetros S sin redes de adaptación a) Rollet factor b) μ test.

Tabla 3.6 Aproximación teorica de Parametros de estabilidad Rollet-factor (k) y Micro-test (μ)

0.868 GHz	$V_{DS} = 3,6V,$ $I_{DS} = 60mA$
Δ	0,268835
K	0,24846276
μ	0,26482838

Vemos como a nuestra frecuencia el transistor no cumple las condiciones de estabilidad para solucionar este problema existen varias formas como podemos extraer de la cita [16] por ejemplo introducir una resistencia entre *Drain* y *Gate*, aunque se sacrifica ancho de banda.

Otra posibilidad es poner una resistencia conectada a masa a la entrada del amplificador, entre la red de adaptación de entrada y la puerta del transistor, de esta manera se consigue estabilizar el circuito, aunque se reduce el ancho de banda y la ganancia. (**Ver anexo A**)

3.9 Redes de adaptación

3.9.1 Introducción

El circuito hemos hecho que cumpla con los requerimientos de estabilidad y le corresponde ahora recibir y entregar la máxima ganancia de potencia, para lograr eso es necesario que el circuito este adaptado con una impedancia característica de entrada y de salida.

Para los sistemas de RF existen varias impedancias estándares con las cuales se puede acoplar, se emplea como impedancia de referencia o característica la de 50Ω debido a que es la impedancia manejada más comúnmente en los sistemas.

Para el circuito se emplean dos etapas de acoplo, la primera etapa acoplará la impedancia de entrada de nuestro circuito con el generador que tiene una impedancia de 50Ω , la segunda etapa acoplará la impedancia de salida del circuito con la carga de 50Ω como se muestra en la figura

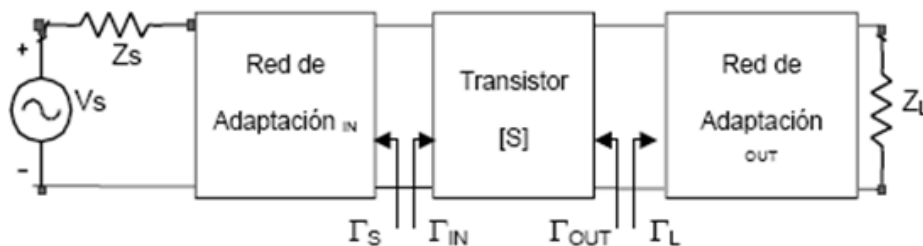


Fig.3.13 Etapas de Adaptación.

Para poder realizar estas etapas de acoplo es necesario conocer las impedancias de entrada y salida del circuito, para lo cual será necesario corroborar la unilateralidad del dispositivo.

Para el cálculo de las redes de adaptación es necesario conocer los coeficientes de reflexión a los cuales se adaptara el circuito en función de los parámetros S del dispositivo y los coeficientes de reflexión de la carga y la fuente.

Para el caso general de un transistor bilateral en donde los coeficientes de reflexión de entrada son afectados por los de salida y viceversa.

En general se tiene:

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (3.16)$$

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (3.17)$$

Pero, puesto que queremos adaptar tanto la salida como la entrada a una impedancia característica de 50Ω , los coeficientes de reflexión de la fuente y de la carga son:

$$\Gamma_S = \frac{Z_S - Z_o}{Z_S + Z_o} \quad (3.18)$$

$$\Gamma_L = \frac{Z_L - Z_o}{Z_L + Z_o} \quad (3.19)$$

Teniendo en cuenta las ecuaciones anteriores, nos queda:

$$\Gamma_{in} = S_{11} \quad (3.20)$$

$$\Gamma_{out} = S_{22} \quad (3.21)$$

Siguiendo el criterio anterior estamos preparados para diseñar nuestras Redes de Adaptación: *RAE (Red Adaptación Entrada)* y *RAS (Red Adaptación Salida)*, para este cometido nos ayudaremos de la carta de Smith.

Para este proyecto hemos escogido el método de **Adaptación Unilateral** que se caracteriza por tener una adaptación compleja conjugada tanto en la red de entrada como en la red de salida y por eso nos permite tener la máxima ganancia. Por el hecho de que buscamos la mayor ganancia posible hemos descartado el criterio de **Adaptación Bilateral** que se caracteriza por tener una adaptación compleja conjugada a la red de entrada y un ruido bajo.

Para el diseño de las redes de adaptación existen diferentes métodos, con componentes pasivos (bobinas, condensadores) o con líneas de transmisión (*stubs*) rectos y/o radiales. Para este proyecto se han diseñado las tres formas diferentes.

Componentes Pasivos: Nos permiten un tamaño más reducido, mayor rango de modificaciones, comportamiento inestable a frecuencias alrededor de los GHz, valores limitados debido al uso de valores comerciales.

Líneas de transmisión: Tamaño más grande, simplicidad para el montaje, buen comportamiento en altas frecuencias, más exactitud en los valores.

En el diseño de las redes de adaptación con *stubs rectos* y *stubs radiales* nos ayudaremos de otra herramienta que nos proporciona el ADS, el LineCalc, donde a partir de las características eléctricas podemos definir nuestras características físicas y viceversa.

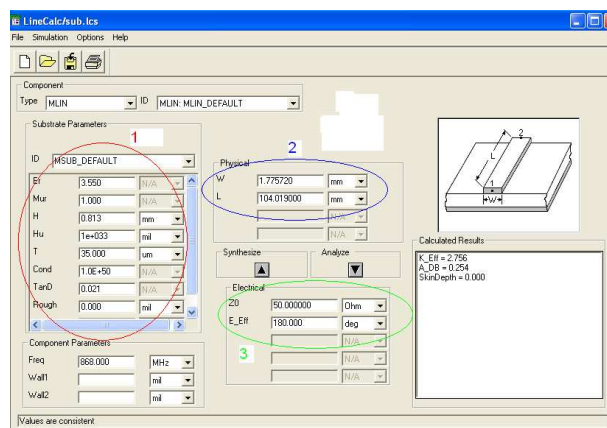


Fig.3.14 LineCalc ADS características de: 1) Substrato 2) Físicas 3) Eléctricas.

En el cuerpo de la memoria se estudiará el caso de las redes de adaptación con componentes pasivos tales como bobinas y condensadores. El estudio de red de adaptación con *stubs* se realiza en el **anexo B**.

3.9.2 Tunning

El ADS tiene una herramienta que nos será muy útil para poder ajustar al máximo posible el valor de los componentes, esta herramienta es el “*tunning*”.

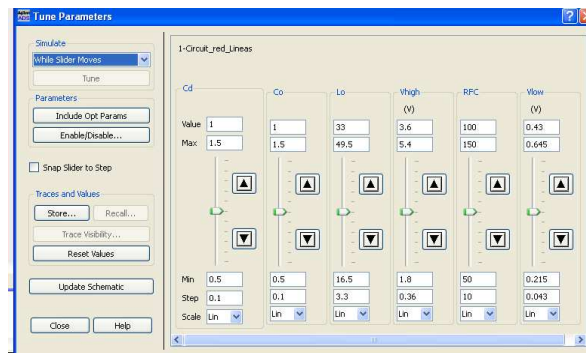


Fig.3.15 Herramienta *tunning* del ADS.

Haciendo *zoom* en la zona central podremos ajustarlo al máximo para unos mejores resultados, aunque no hay que olvidarse que este ajuste es solo a forma teórica, ya que, cuando tengamos que construir nuestro circuito los valores se verán afectados por la disponibilidad en el mercado.

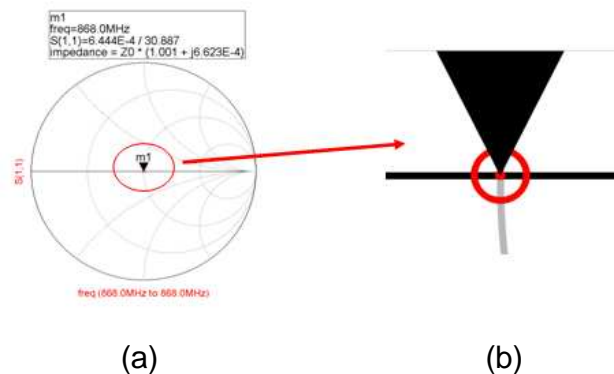


Fig.3.16 (a) Carta de Smith donde se observa la adaptación a 50 ohm de la entrada. (b) Ampliación zona central para el ajuste.

3.9.3 RAE (Red Adaptación Entrada)

Para el diseño de nuestra red de adaptación recordaremos el parámetro S_{11} que hemos calculado con anterioridad, este es $S_{11} = 0,890 / -63.664^\circ$.

Para este punto usaremos el programa *Smith chart*, el que nos permitirá poder diseñar nuestra red fácilmente. En primer lugar hemos de colocar nuestros puntos de origen y destino para ello apretaremos el botón “datapoint”. Como origen pondremos nuestro parámetro S11 y como final la adaptación a 50 Ω. En el menú que nos aparece pondremos la frecuencia de trabajo **Fig.3.17 (A)**, escogeremos la opción *reflection coefficient* **Fig.3.17 (B)** y *polar* **Fig.3.17 (C)** para el origen e *impedance* y *cartesian* para el caso de 50 Ω

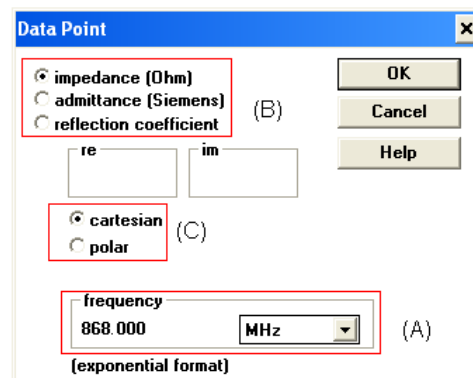


Fig.3.17 Menú Data Point del programa Smith chart

Hay que tener en cuenta que en versiones para sistemas operativos de 32 bits el programa Smith³ te da las longitudes de dos maneras diferentes. La primera esta expresada en milímetros tomando como referencia la velocidad de propagación (V_p) la de la luz ($3 \cdot 10^8$ m/s). La segunda esta en función de la longitud de onda (λ). En nuestro caso al trabajar con substratos nuestra Velocidad de propagación variará en función de la permeabilidad relativa y la frecuencia de trabajo.

$$V_p = \frac{C}{\sqrt{\epsilon_R}} \quad (3.22)$$

³ La versión del programa SMITH que usamos ya tiene en cuenta esta variación, y nos da las longitudes en tres versiones, primero solamente en función de la luz, el segundo teniendo en cuenta la permeabilidad relativa que le indiquemos y por ultimo en función de la longitud de onda.)

$$\lambda = \frac{V_P}{f} \quad (3.23)$$

$$\lambda = \frac{C}{f \sqrt{\epsilon_R}} \quad (3.24)$$

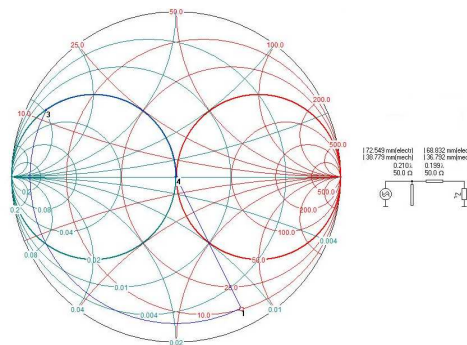


Fig. 3.18 Recorrido Adaptación Entrada con líneas de Transmisión.

El siguiente paso será simularlo en el programa ADS, lo primero que haremos será crear un nuevo diseño con el ADS donde añadiremos el componente generador de valores, S1P_eqn que nos permite definir los parámetros S, en nuestro caso será el parámetro S_{11} , conectaremos correctamente los elementos de nuestra red y por ultimo añadiremos el componente S-PARAMETER para la simulación de los parámetros.

Para colocar las línea de transmisión nos iremos a la barra de herramientas y escogeremos en la paleta la opción de “*TLines-Microstrip*” allí usaremos “*MLIN*” para las líneas en serie y “*MLOC*”. Vemos que para el estudio de Líneas de transmisión nos aparece el elemento Msub, esta opción es la que permite al programa ADS saber que sustrato vamos a usar, la amplitud W la podemos extraer con la herramienta *lineCalc* que nos proporciona el mismo programa ADS.

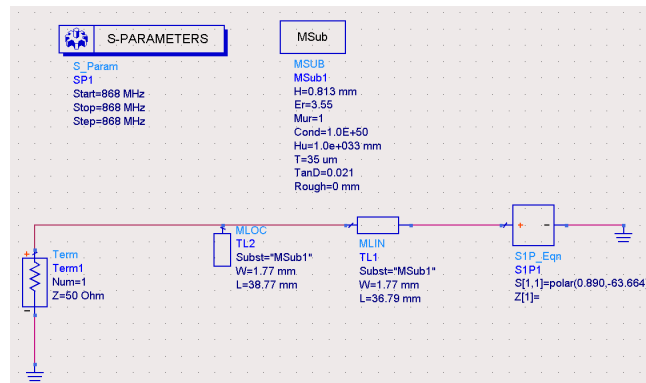


Fig. 3.19 Circuito red de adaptación de entrada (RAE).

Simulamos y después de ajustar con el *tunning* las longitudes podemos ver como la red esta adaptada a 50Ω

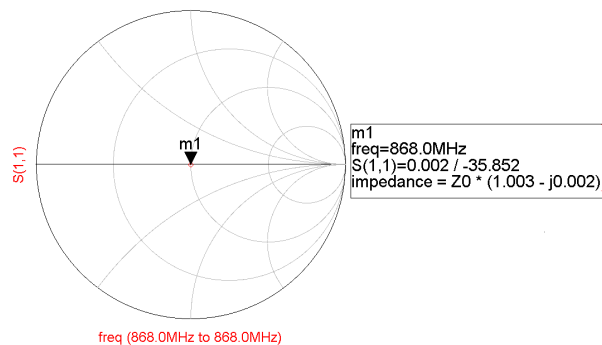


Fig. 3.20 Carta de Smith adaptación a 50 ohm a la Entrada del circuito.

3.9.4 RAS (Red Adaptación Salida)

Gracias a la carta de Smith diseñaremos nuestra red de adaptación a la entrada para ello recordaremos que nuestro parámetro $S_{22} = 0,221 / -60.528^\circ$, y seguiremos los mismos pasos que en el apartado anterior, por lo tanto el recorrido que hemos de hacer será el siguiente:

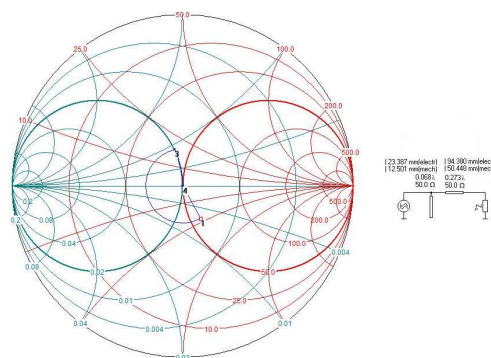


Fig. 3.21 Recorrido Adaptación Salida con líneas de Transmisión.

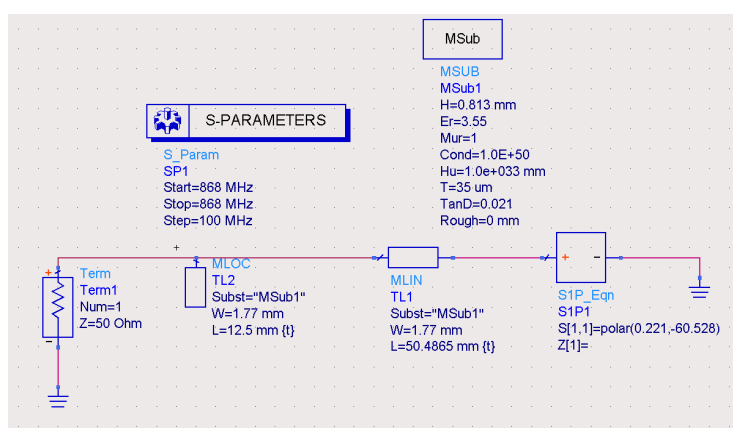


Fig. 3.22 Circuito red de adaptación de salida (RAS).

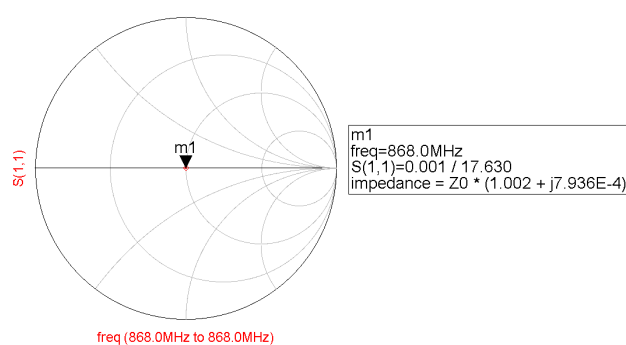


Fig. 3.23 Carta de Smith adaptación a 50 ohm a la salida del circuito.

3.9.5 Red de Adaptación Final ideal

El siguiente paso es probar la adaptación junta, para ello crearemos un nuevo diseño y usaremos elementos ideales para una primera aproximación.

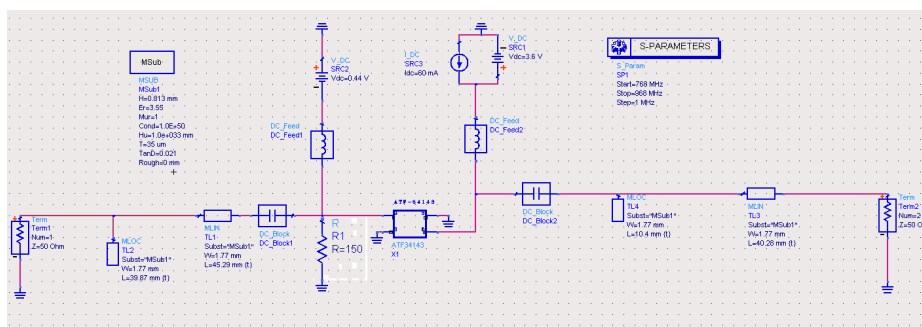


Fig. 3.24 Circuito red de adaptación de entrada y salida componentes Ideales.

En la simulación y en el ajuste se obtuvieron los resultados que muestran la **Fig.3.25** $S_{11} = -31,375$ dB y $S_{21} = 23,995$ dB

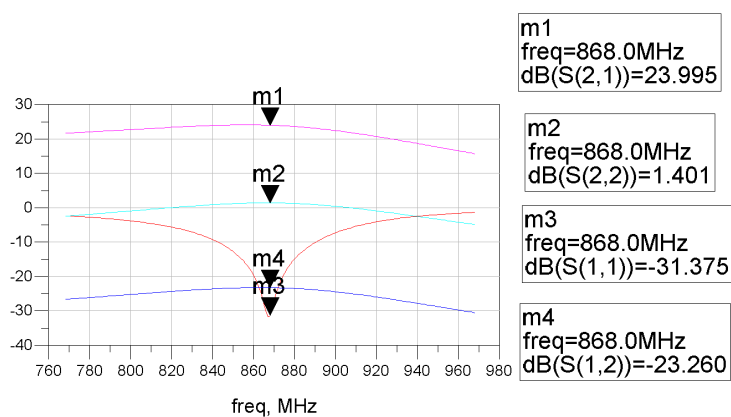


Fig. 3.25 Grafica parámetros S.

3.10 Red de bias

En el diseño de un amplificador de RF se ha de tener en cuenta que no solo se trabaja con señal de RF, sino también con continua, que forma parte de la alimentación del circuito. Esto genera problemas, puesto que no interesa que se mezclen.

Como hemos podido ver y comprobar anteriormente con las redes de adaptación podemos escoger entre usar componentes pasivos (condensadores, bobinas...) o bien líneas de transmisión. Hemos estudiado las dos formas de trabajo y al final escogimos la primera opción debido que las líneas de transmisión resultantes eran muy largas en proporción al circuito.

3.10.1 Componentes Pasivos.

Debemos evitar que señal de continua se cuele por el circuito de RF, ya que podría afectar a los circuitos que estén conectados al nuestro. A la vez, tampoco debemos dejar que la señal de RF llegue a la parte de continua, ya que ésta se podría propagar por los cables de alimentación que actuarían como antenas y estarían radiando, afectando a cualquier equipo de RF cercano.

Estos problemas tienen varias soluciones. Hemos de tener en cuenta que los condensadores a altas frecuencias se comportan como un cortocircuito, dejando pasar la señal de RF; mientras que a bajas frecuencias actúan como un circuito abierto, impidiendo el paso a la señal de continua. Por ello, a la entrada y salida de un amplificador de RF colocaremos un **condensador de choque/desacoplo**, para así evitar filtraciones de la señal de continua y nos afecte a otros circuitos conectados a éste **Fig.3.26 (3)**. El condensador debe seguir la siguiente condición [14]:

$$X_c = \frac{1}{2\pi f_0 C_{BLOCK}} < 2\Omega \quad (3.22)$$

Los siguientes elementos de choque y desacoplo los encontramos en la unión entre el transistor y la alimentación, en ese lugar hemos colocado bobinas en serie que a bajas frecuencias actúan como cortocircuito, dejando pasar sin problemas la continua, mientras que a altas frecuencias se comportan como un circuito abierto y no permiten que la señal de RF llegue a los cables de alimentación **Fig.3.26 (1)**. La bobina sigue la siguiente condición:

$$X_L = 2\Pi f_0 L_{RFC} > 500\Omega \quad (3.23)$$

Para reforzar esta situación también se colocan condensadores conectados a masa, de manera que la señal de RF que aun se ha podido colar por estas bobinas de choque, llega al condensador, que ve como un cortocircuito y sigue su camino hasta llegar a masa **Fig.3.26 (2)**.

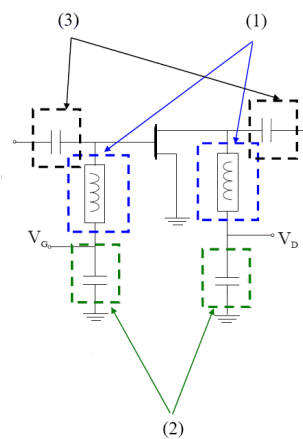


Fig.3.26 Esquema de componentes pasivos Red de Bias.

3.10.2 Líneas de transmisión

El principio es el mismo que con los componentes pasivos. Colocaremos tres stubs de longitud $\lambda/4$ (90°). Una línea $\lambda/4$ se caracteriza porque a la frecuencia que ha sido diseñada, en cada extremo tiene comportamientos opuestos, esto quiere decir que si en un extremo la línea está en circuito abierto, en el extremo opuesto la señal a la frecuencia de trabajo interpreta que hay un cortocircuito. Este sistema será igual tanto para la red del terminal *Drain* como en la red del *Gate*.

En el esquema podemos observar como los “*stubs radiales*” están diseñados en circuito abierto (OC) y al ser de longitud $\lambda/4$ esto provoca que en los puntos 2 y 3 el sistema se comporte como un cortocircuito (SC), por las características de las

líneas a esta longitud hace que en el punto 1, donde comienza la RF, esta vea un circuito abierto.

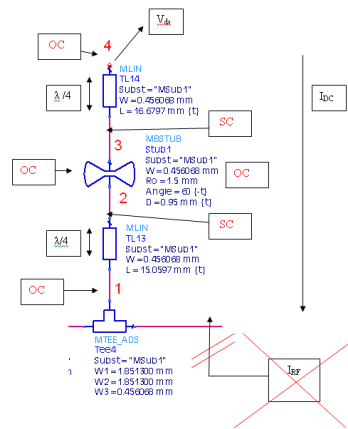


Fig.3.27 Esquema de Líneas de transmisión Red de Bias.

3.11 Circuito final

El último paso que nos queda para adaptar nuestro circuito es simularlo con las dos redes de adaptación los condensadores de acoplo y las redes de polarización, para ajustar los valores volveremos a usar la herramienta “tunning”

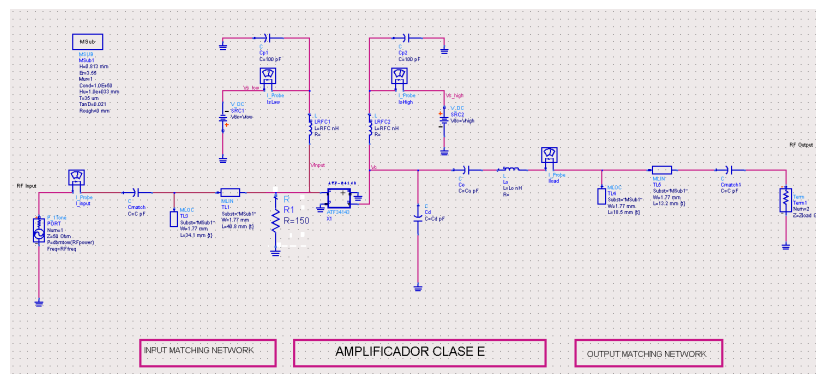
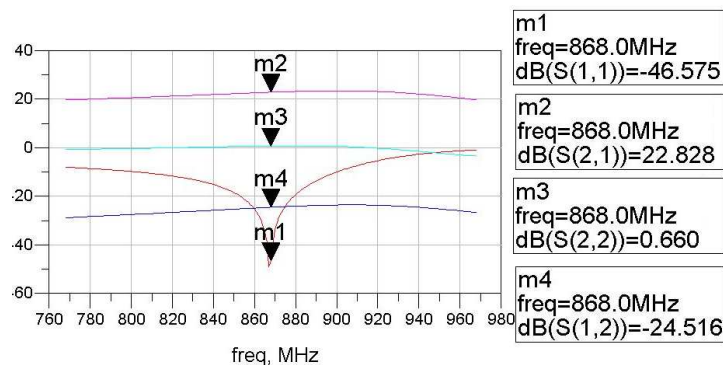


Fig. 3.28 Circuito Final RAE + Amplificador Clase E + RAS stubs rectos.

Tabla.3.1 Medidas de las líneas de transmisión en mm.

Adaptación	Paralelo (mm)	Serie (mm)
Entrada	24.1	40.8
Salida	18.5	13.2

**Fig. 3.29** Grafica parámetros S del circuito final stubs rectos.

3.12 Layout

Este proyecto consiste en el diseño y fabricación de un amplificador de Clase E en la banda ISM en Europa 868 MHz. Una vez terminado el diseño y análisis procedemos a la fabricación física del amplificador también conocida como Layout o PCB.

Existen diferentes programas que nos permiten generar el layout para poder realizar la placa, entre ellos, el mismo que hemos utilizado hasta ahora para el diseño y análisis, el ADS, otros son por ejemplo el TANGO, el P-CAD o el ORCAD.

Nosotros usaremos el programa ADS, para ello se aconseja trabajar con una copia del circuito final, ya que este sufrirá modificaciones.

La anchura de la línea viene dado por las características del sustrato, dicho valor lo extraeremos con la herramienta *LineCalc* como hemos explicado anteriormente y el resultado es $W = 1,77\text{mm}$.

Los planos de masa que coloquemos han de estar unidos entre las dos capas mediante un agujero “hole” **Fig.3.31 (2)** cuyo diámetro ha de ser superior a 0,8 mm para que se puedan colocar correctamente remaches que nos haga una buena comunicación. Hemos de tener cuidado con los ángulos rectos y la unión entre líneas para evitar discontinuidades.

Dejaremos el espacio para colocar el transistor, estas medidas se han sacado directamente del *datasheet* **Fig.3.31 (1)**.

Uno de los últimos puntos ha sido colocar dos líneas de transmisión de 8 mm **Fig.3.31 (7)** en los extremos de nuestro dispositivo simplemente a efecto de tener una base en la que colocar nuestros terminales SMA. Colocaremos las bases para soldar los cables de alimentación **Fig.3.31 (4)** y los de tierra donde también pondremos un agujero de $D = 0,6\text{ mm}$ para colocar un banana hembra **Fig.3.31 (3)**.

Para terminar cerraremos el layout con una polyline para ello usaremos la herramienta “*insert polyline*” esto nos servirá para que los servicios técnicos puedan discernir donde cortar.

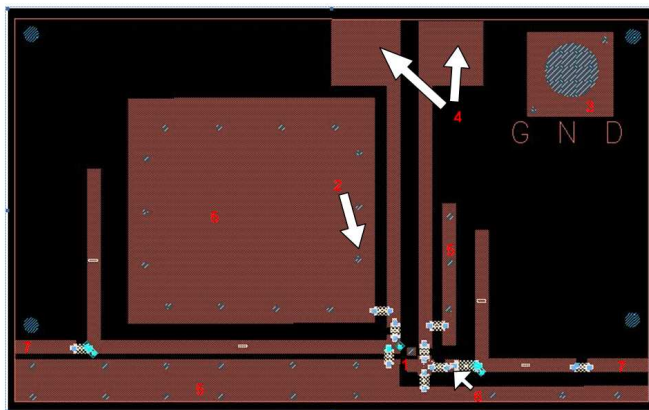


Fig.3.31 Esquema Final del Layout.

- 1) Transistor.
- 2) Agujeros $D = 0.8\text{mm}$
- 3) Agujero para banana de $D = 0,7\text{mm}$ GND
- 4) Planos de alimentación.
- 5) Planos de masa.
- 6) LT. $W = 1.77\text{ mm}$
- 7) LT para acople de conectores SMA $L = 8\text{ mm}$

Una vez hemos diseñado nuestro Layout, es hora de prepararlo y exportarlo para servicios técnicos, eso requiere una serie de pasos.

Primero desde el layout iremos a Momentum / Substrate / Create-Modify. Allí seleccionaremos la pestaña capa Layout, donde iremos a “alumina” escogeremos la opción “hole” y apretaremos el botón “via”.

Finalmente procedemos a exportar el Layout. Seleccionaremos File / Export / Gerber. Seleccionaremos la opción RS274X y en “more options” seleccionamos las opciones “preserve holes”, “layers include” y aceptaremos. En la pestaña layers solo exportaremos las capas “cond” y “hole”.

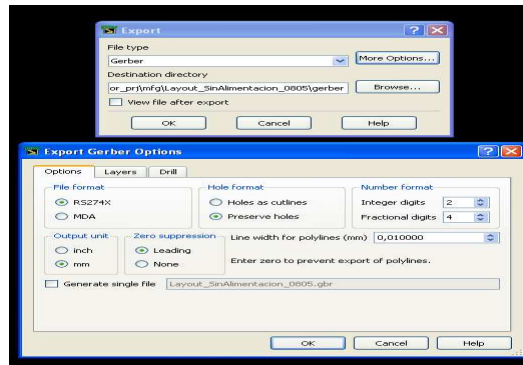


Fig.3.32 Opciones Gerber.

3.12.2 El sustrato

Para realizar las placas usaremos como sustrato las denominadas microstrip, que consiste en dos placa conductoras de un espesor determinado (T) y separadas a una cierta distancia (H), en la EPSC se usamos el RO4000[®] (ver anexo F). Para asignar las características en el ADS usaremos la opción Msub que nos proporciona todos los campos que hemos de rellenar.

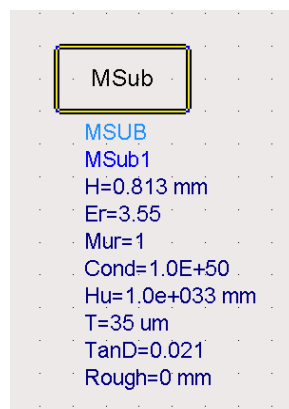


Fig.3.33 Características Substrato R04003 para ADS.

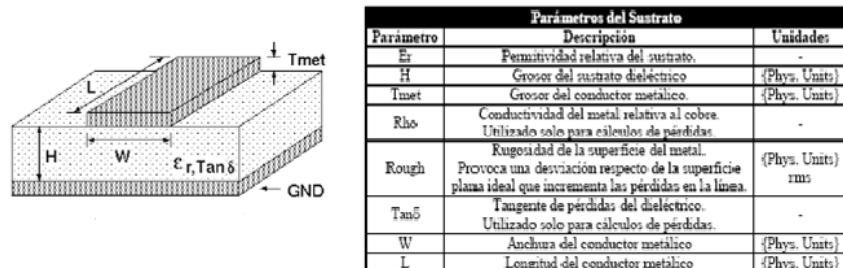


Fig.3.34 Características de Línea Microstrip.

3.13 Simulación con el ADS

En este apartado veremos las simulaciones hechas con ADS de Agilent, a nuestra frecuencia de trabajo 868 MHz, y una potencia de entrada RFpower = 0 dBm. El diseño que se ha cogido a estudio fue el de líneas de transmisión con *stubs* rectos.

La **Fig.3.35** nos muestra la potencia entregada a la carga en función de la frecuencia. Vemos como la diferencia del primer armónico respecto al segundo y tercero es de **36.266 dB** y **71.459 dB** respectivamente.

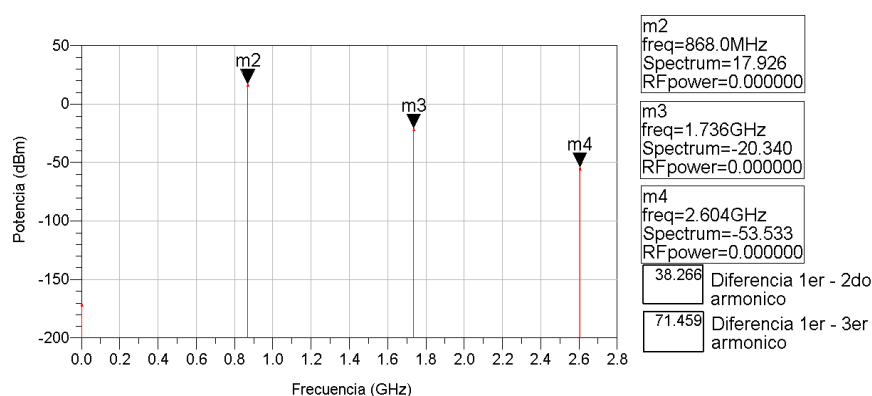


Fig.3.35 Espectro de potencia en la carga.

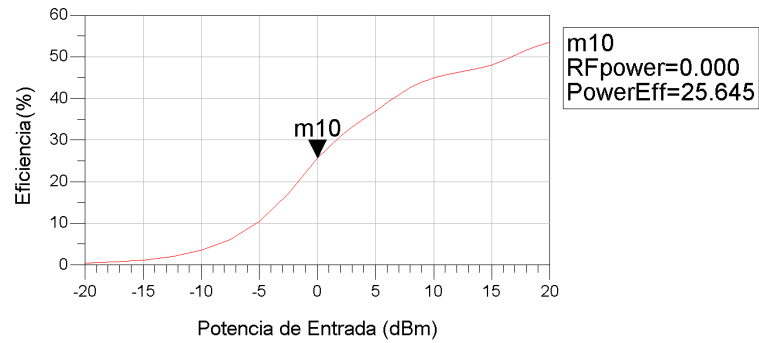


Fig.3.36 Eficiencia energética a la frecuencia de 868MHz y una $P_{in} = 0$ dBm.

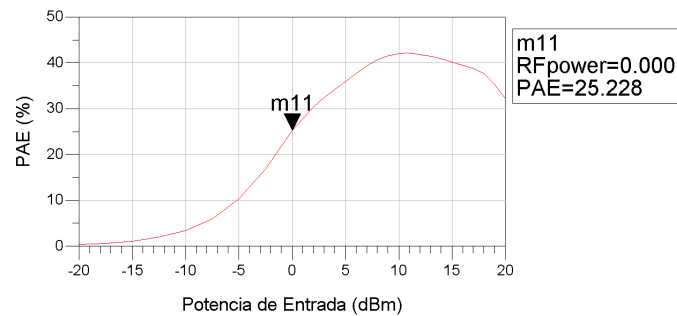


Fig.3.37 PAE a la frecuencia de 868MHz y una $P_{in} = 0$ dBm.

La eficiencia energética y la PAE de nuestro dispositivo a la frecuencia de trabajo es de $\mu = 25.645\%$ y $PAE = 25.228\%$.

Obtenemos que como punto de compresión a -1 dB el resultado de $P_{in} = 0$ dBm

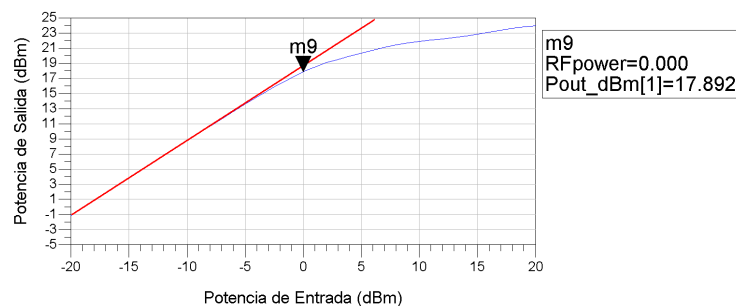


Fig.3.36 Punto de compresión a -1 dBm de 868MHz.

CAPITULO 4: Pruebas de laboratorio

En este capitulo se han estudiado las tres formas diferentes de diseño de redes de adaptación, *stubs rectos*, *stubs radiales* y *componentes pasivos*.

En el laboratorio trabajaremos con fuentes de alimentación para polarizar nuestro amplificador, generadores de funciones para simular la señal de entrada, osciloscopios para medir en tiempo nuestra salida y analizadores de espectro con los que mediremos los parámetros S, el espectro en frecuencia, etc.

Pero antes de empezar hemos de tener en cuenta una serie pasos para no dañar nuestra placa cuando tenemos que conectar/desconectar el amplificador.

Para la conexión:

1. Conectaremos la masa común entre nuestras dos fuentes.
2. Conectaremos el voltaje negativo V_{GS} .
3. Conectaremos el voltaje positivo V_{DS} .

Para la desconexión haremos el mismo procedimiento pero a la inversa.

4.1 Placa con Stubs Rectos

4.1.1 Primeros Cálculos

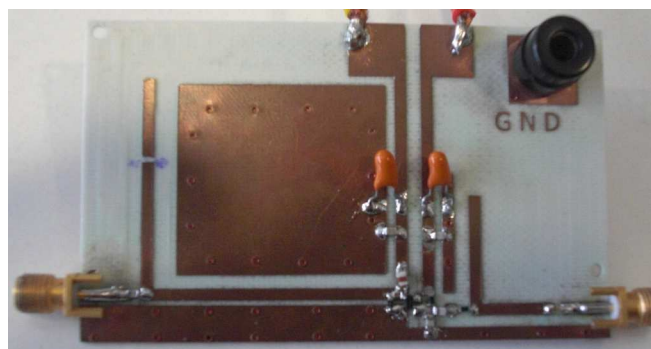


Fig.4.1 Placa final *stubs Rectos*.

Lo primero que haremos es calibrar la fuente de alimentación, esta consta de dos canales independientes S_1 y S_2 . Escogeremos la función modo independiente y conectaremos las masas entre las dos fuentes para que tengan la misma referencia a 0 (hay que tener en cuenta que en V_{GS} nuestra masa será el positivo porque necesitamos un voltaje negativo) luego fijaremos los voltajes V_{DS} , V_{GS} .

La intensidad máxima que I_{DS} que soporta nuestro transistor es de 145 mA (ver anexo E) para evitar sobrecargas limitaremos la intensidad del terminal *drain* (S_1) a 90mA.

Los primeros cálculos lo realizaremos con el analizador de potencia, seguiremos el esquema de conexión de la **Fig.4.2** Para evitar posibles daños al aparato hemos colocado un atenuador de 10 dB.

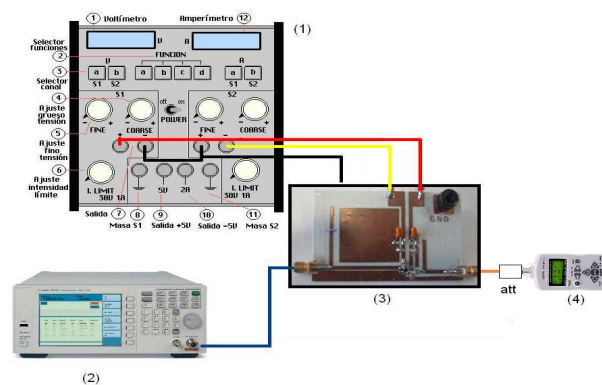


Fig.4.2 Esquema de conexión en laboratorio con el Analizador de potencia.

La ganancia viene representada por la siguiente forma:

$$G(dB) = P_{out} - (P_{in} + att) \quad (4.1)$$

Siendo:

- G - La ganancia calculada.
- P_{in} - Potencia a la entrada del amplificador en dBm.
- P_{out} - Potencia a la salida del amplificador en dBm.
- Att. - Valor del dispositivo atenuador + atenuación de los cables.

La primera medida será un barrido en frecuencia para ver como actúa nuestro dispositivo a diferentes frecuencias a una misma potencia.

Tabla 4.1 Barrido de frecuencia a la entrada con una potencia de entrada fijada a $P_{in} = 0$ dBm.

Frecuencia (MHz)	Potencia Salida (dBm)	Ganancia (dB)
700	-4,79	6,14
720	-3,94	6,99
740	-2,94	7,99
760	-2,66	8,27
780	-1,58	9,35
800	-0,26	10,67
820	2,85	12,08
840	3,12	13,81
860	4,82	14,11
870	3,53	13,4
880	2,53	12,4
900	1,94	10,99
920	-1,4	9,53
940	-2,66	8,27
960	-3,81	7,12
980	-4,86	6,07
1000	-5,79	5,14

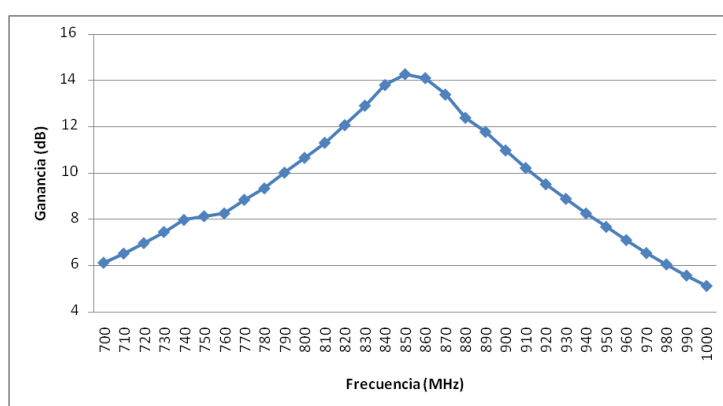


Fig.4.3 Ganancia vs frecuencia de entrada.

Podemos ver como en la **Fig.4.3** el filtro diseñado en el amplificador esta actuando correctamente, esta centrado a 870 MHz y tiene aproximadamente un ancho de banda de 200 MHz.

Tabla 4.2 Barrido de frecuencia a la salida con una potencia de entrada fijada a $P_{in} = 0$ dBm.

Frecuencia (MHz)	Potencia de Salida (dBm)	Ganancia (dBm)
700	-4,95	15,77
720	-4,88	15,84
740	-5,23	15,49
760	-4,86	15,86
780	-4,75	15,97
800	-4,74	15,98
820	-4,73	15,99
840	-4,74	15,98
860	-4,73	15,99
880	-4,74	15,98
900	-4,74	15,98
920	-4,74	15,98
940	-4,73	15,99
960	-4,73	15,99
980	-4,74	15,98
1000	-4,74	15,98

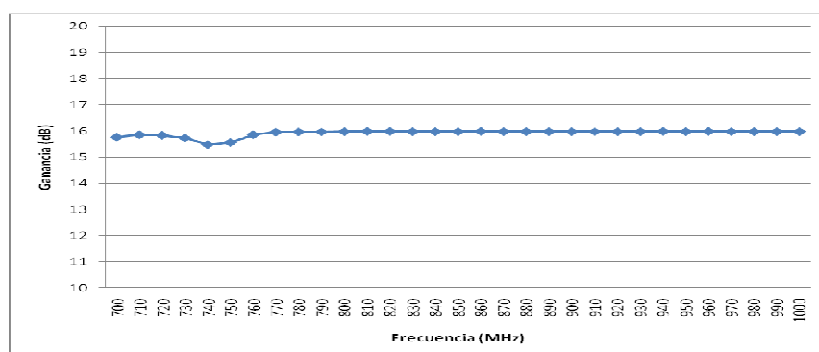
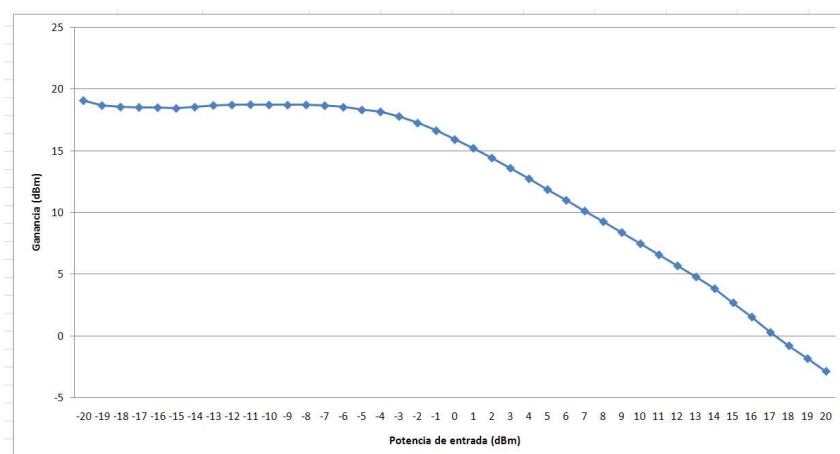


Fig. 4.4 Ganancia vs. Frecuencia de salida.

Tabla 4.3 Barrido de potencia de entrada a la frecuencia de trabajo de 868 MHz.

Potencia Entrada (dBm)	Potencia Salida Analizador (dBm)	Ganancia (dB)
-20	-21,64	19,08
-18	-20,16	18,56
-16	-18,21	18,51
-14	-16,17	18,55
-12	-14	18,72
-10	-12	18,72
-8	-9,99	18,73
-6	-8,18	18,54
-4	-6,55	18,17
-2	-5,46	17,26
0	-4,8	15,92
2	-4,3	14,42
4	-3,98	12,74
6	-3,72	11
8	-3,45	9,27
10	-3,24	7,48
12	-3,03	5,69
14	-2,88	3,84
16	-3,18	1,54
18	-3,51	-0,79
20	-3,58	-2,86

**Fig. 4.5** Ganancia vs Potencia de entrada.

4.1.2 Punto de compresión a -1 dB

A medida que la potencia de la señal de entrada aumenta, la salida ya no sigue la respuesta ideal lineal sino que se produce un efecto de saturación o compresión. Cuando la potencia de la señal de salida es 1 dB inferior a la de la entrada, a este punto se le denomina punto de **compresión a -1dB**. En nuestro caso ese punto se encuentra a **-1 dBm en la potencia de entrada**.

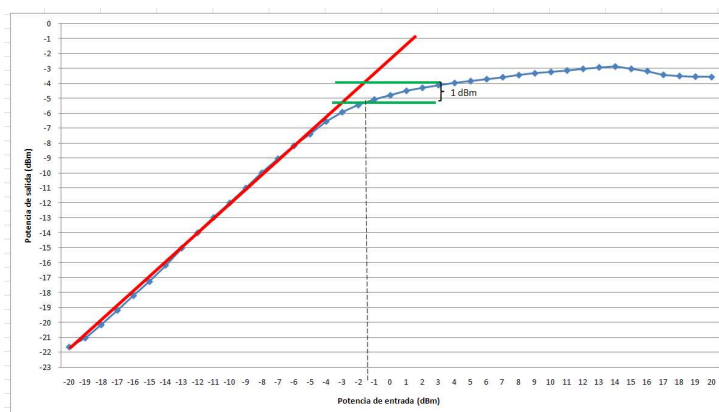


Fig.4.6 Punto de compresión a -1 dB.

El siguiente paso es ver la señal en el osciloscopio, para ello conectaremos un tono a nuestra frecuencia de trabajo con el generador de funciones y observaremos el resultado en el osciloscopio, es aconsejable visualizar la señal original del generador y la de la salida del amplificador simultáneamente para apreciar mejor el resultado.

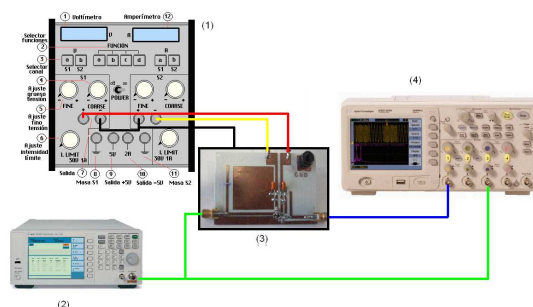


Fig.4.7 Esquema de conexión en laboratorio con el osciloscopio.

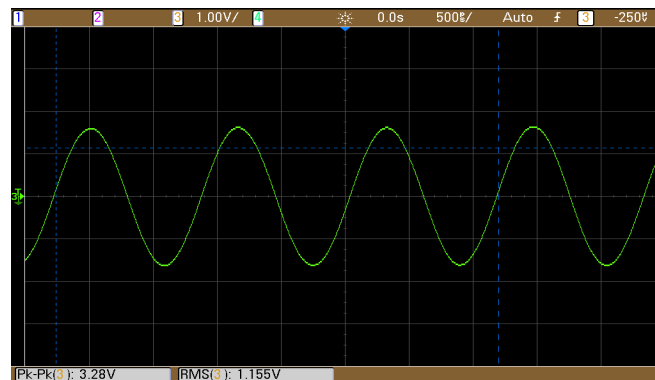


Fig.4.8 Visualización osciloscopio, Señal de Salida.

4.1.3 Distorsión armónica.

Los armónicos son señales que aparecen en múltiplos enteros exactos de la frecuencia fundamental nf , en donde $n = 2, 3, 4 \dots n$ y f es la frecuencia fundamental. En Ingeniería RF, la distorsión armónica es causada comúnmente en transistores o amplificadores, en donde los picos de las ondas senoidales pueden ser distorsionados por efectos de saturación., compresión o anexión.

Como la forma de onda de salida no es una onda senoidal pura, pero sigue siendo periódica, esta distorsión se estima generalmente midiendo los armónicos. Las mediciones armónicas son muy sencillas de efectuar dado que ya conocemos las frecuencias en las cuales aparecerán las armónicas.

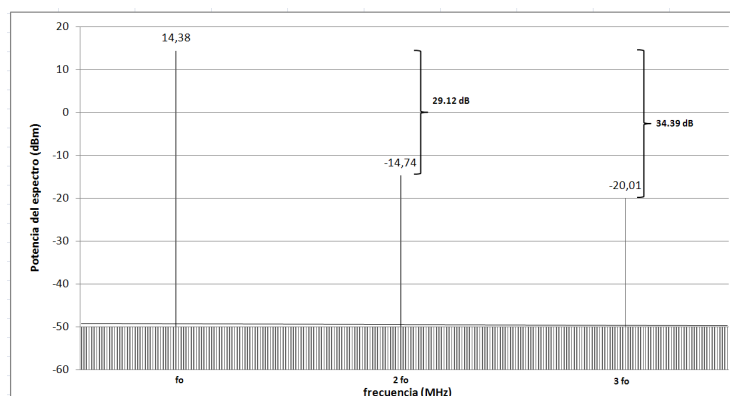


Fig.4.9 Diagrama de los principales armónicos.

Tabla 4.4 Valores armónicos y su diferencia 1er-2do / 1er-3er

Harmónicos	Frecuencia (MHz)	Espectro (dBm)	Diferencia entre armónicos (dB)
f_o	868	14.380	
$2 f_o$	1736	-14.739	29.12
$3 f_o$	2604	-20.013	34.39

La Distorsión Armónica Total (THD – Total Harmonic Distortion) de una señal significa la suma de las potencias generadas en las armónicas en relación a la potencia de la señal en la frecuencia fundamental, o sea:

$$THD(\%) = \frac{P_2 + P_3 + P_4 + \dots + P_n}{P_1} \times 100 \quad (4.2)$$

Donde P_1 es la potencia de la fundamental y $P_2, P_3, P_4, \dots, P_n$ son las potencias en las armónicas de orden 2, 3, 4, ..., n, respectivamente. En nuestro caso obtenemos una **THD = 0.158%**

4.1.4 Ancho de Banda

Para calcular el ancho de banda de nuestro amplificador hemos de marcar el punto máximo de ganancia (marker 1) y a partir de allí descender 3 dB por cada lado. A partir de la expresión **(4.3)** el ancho de banda es **142.31 MHz**.

$$BW(MHz) = f_2 - f_3 \quad (4.3)$$

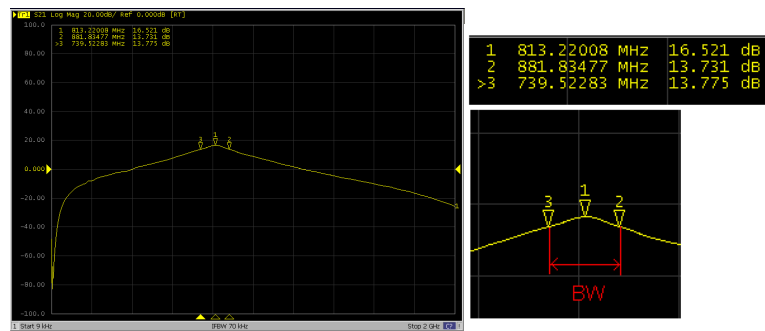


Fig.4.10 Espectro del amplificador ampliación de la zona central para el cálculo del ancho de banda.

4.1.5 Parámetro S_{21}

El parámetro S_{21} es la transmisión directa dentro de nuestro dispositivo. Para poder calcularlo nos hemos ayudado del analizador de redes “*Analyzer E5071C*”.

Hemos de tener en cuenta una serie de precauciones con el analizador de espectros para así evitar daños en el instrumental. Colocaremos un atenuador y un DC block a la entrada del AE.

Antes de empezar con las medidas usaremos la opción del AE llamada “*thru*” que consiste en calibrar el analizador con las pérdidas y referenciarlos a 0.

En la **Fig.4.11** podemos ver el puerto S_{21} , el “*marker 1*” indica el valor a nuestra frecuencia de trabajo $S_{21} = 14.393$ dB. El “*marker 2*” indica el máximo de ganancia que obtenemos con nuestro dispositivo este se encuentra a una frecuencia de 811.93 MHz. $S_{21} = 16.938$ dB

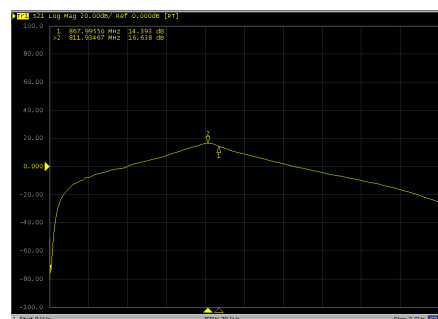


Fig.4.11 Espectro del amplificador calculo parámetro S_{21} ,

4.1.6 Eficiencia

La eficiencia es un parámetro crítico del amplificador de potencia. Mide el grado de efectividad con que la potencia DC (P_{DC}) es convertida a potencia RF. Puede expresarse como la ecuación.

$$\mu(\%) = 100 \times \frac{P_{RF-out}}{P_{DC}} \quad (4.4)$$

$$P_{DC} = V_{cc} \times I_{DC} \quad (4.5)$$

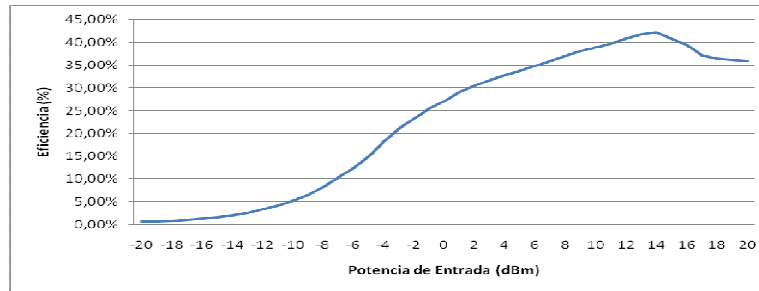


Fig.4.12 Eficiencia vs. Potencia de Entrada.

4.1.7 PAE (Power Added Efficiency)

Puede definirse también una relación de eficiencia considerando solo la potencia neta convertida a RF sin tener en cuenta la potencia RF inyectada al amplificador de potencia, tal y como se define a continuación:

$$PAE(\%) = 100 \times \frac{P_{RF-out} - P_{RF-in}}{P_{DC}} \quad (4.6)$$

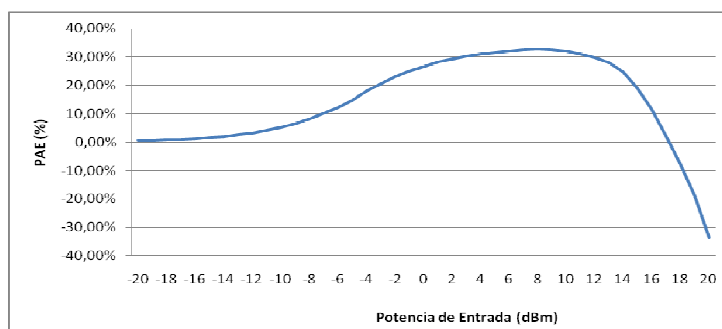


Fig.4.13 PAE vs. Potencia de Entrada.

Tabla 4.5 Valores de Potencia del amplificador para diferentes potencias de entrada.

Potencia Entrada (dBm)	Potencia Entrada (W)	Potencia Salida Neta (W)	PDC (W)	Eficiencia (%)	PAE (%)
-20	0,00001	0,0008	0,144	0,56%	0,55%
-18	1,58489E-05	0,0011	0,144	0,79%	0,78%
-16	2,51189E-05	0,0018	0,144	1,24%	1,22%
-14	3,98107E-05	0,0029	0,144	1,98%	1,95%
-12	6,30957E-05	0,0047	0,144	3,26%	3,22%
-10	0,0001	0,0074	0,144	5,17%	5,10%
-8	0,000158489	0,0118	0,144	8,22%	8,11%
-6	0,000251189	0,0179	0,144	12,46%	12,29%
-4	0,000398107	0,0261	0,144	18,14%	17,86%
-2	0,000630957	0,0336	0,144	23,32%	22,88%
0	0,001	0,0391	0,144	27,14%	26,45%
2	0,001584893	0,0439	0,144	30,45%	29,35%
4	0,002511886	0,0472	0,144	32,78%	31,04%
6	0,003981072	0,0501	0,144	34,80%	32,04%
8	0,006309573	0,0533	0,144	37,04%	32,66%
10	0,01	0,0560	0,144	38,87%	31,93%
12	0,015848932	0,0587	0,144	40,80%	29,79%
14	0,025118864	0,0608	0,144	42,23%	24,79%
16	0,039810717	0,0568	0,144	39,41%	11,77%
18	0,063095734	0,0526	0,144	36,53%	-7,29%
20	0,1	0,0518	0,144	35,94%	-33,50%

4.1.8 Respuesta a las modulaciones

El siguiente paso es ver como actuará nuestro dispositivo si a la entrada lo excitáramos con una señal modulada. La primera prueba se realizó con una señal modulada en AM.

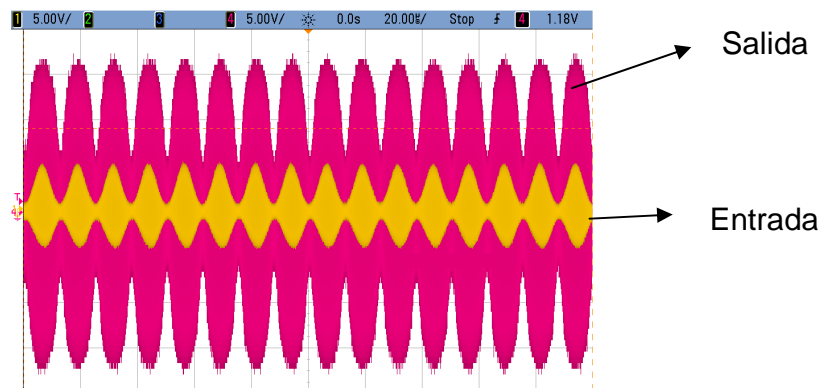


Fig.4.14 Modulación AM.

En la imagen podemos observar como el amplificador respeta la modulación en AM.

La siguiente modulación que probamos es una digital en concreto la 4-QAM.

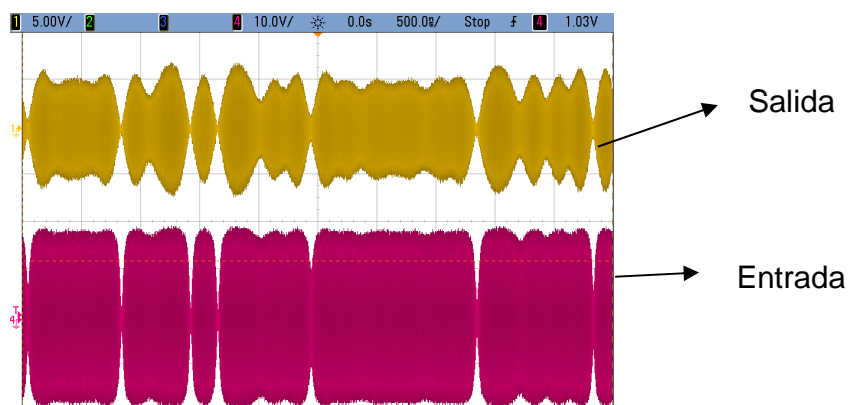


Fig.4.15 Modulación 4-QAM.

4.2 Placa con Stubs radiales

Para este segundo estudio hemos usado el diseño de líneas de transmisión con *stubs radiales*. Para todos los cálculos actuaremos de la misma forma que en el caso de los *stubs rectos*.



Fig.4.16 Placa montaje *stubs radiales*.

4.2.1 Primeros cálculos.

Tabla.4.6 Barrido de frecuencia a la entrada con una potencia de entrada fijada a $P_{in} = 0$ dBm.

Frecuencia (MHz)	Ganancia (dB)
740	17,38
760	17,32
780	17,55
800	17,49
820	17,3
840	16,97
860	16,48
868	16,28
880	15,97
900	15,26
910	15,3
940	14,13
960	13,42
980	12,86
1000	12,04

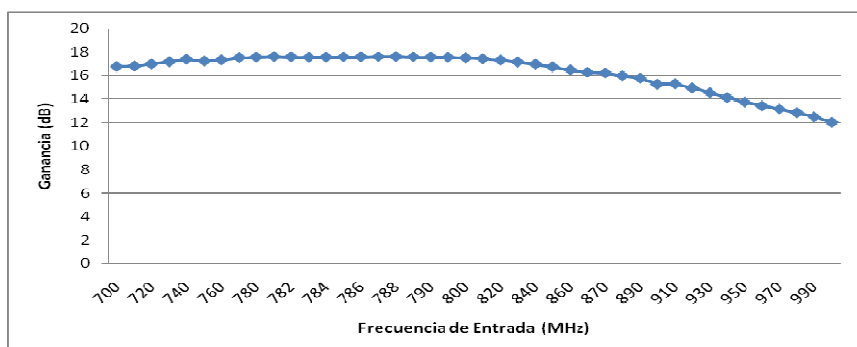


Fig.4.17 Ganancia vs. Frecuencia de entrada.

Tabla 4.7 Barrido de frecuencia a la salida con una potencia de entrada fijada a $P_{in} = 0$ dBm.

Frecuencia (MHz)	Ganancia (dB)
740	16,2
760	16,34
780	16,32
800	16,31
820	16,3
840	16,3
860	16,28
880	16,28
900	16,28
920	16,28
940	16,28
960	16,29
980	16,26
1000	16,24

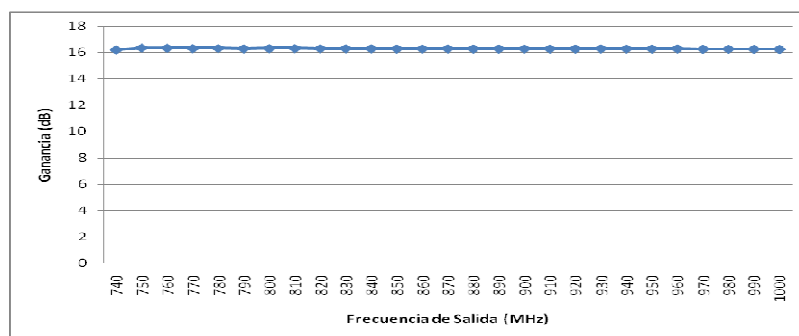


Fig.4.18 Ganancia vs. Frecuencia de salida.

Tabla 4.8 Barrido de potencia de entrada a la frecuencia de trabajo de 868 MHz.

Potencia Entrada (dBm)	Potencia Salida Analizador (dBm)	Ganancia (dB)
-20	-13,18	18,24
-18	-11,2	18,22
-16	-9,25	18,17
-14	-7,17	18,25
-12	-5,21	18,21
-10	-3,24	18,18
-8	-1,31	18,11
-6	0,6	18,02
-4	2,47	17,89
-2	4	17,42
0	4,87	16,29
2	5,3	14,72
4	5,46	12,88
6	5,54	10,96
8	5,64	9,06
10	5,79	7,21
12	6	5,42
14	6,1	3,52
16	6	1,42
18	5,71	-0,87
20	5,45	-3,13

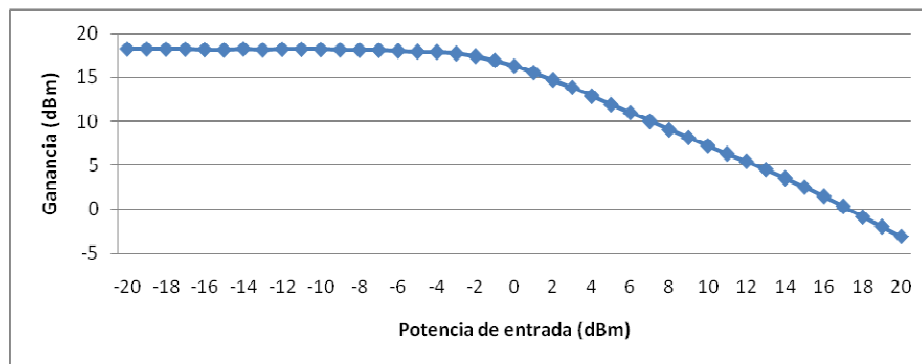


Fig.4.19 Ganancia vs. Frecuencia de salida.

4.2.2 Punto de compresión a -1 dB

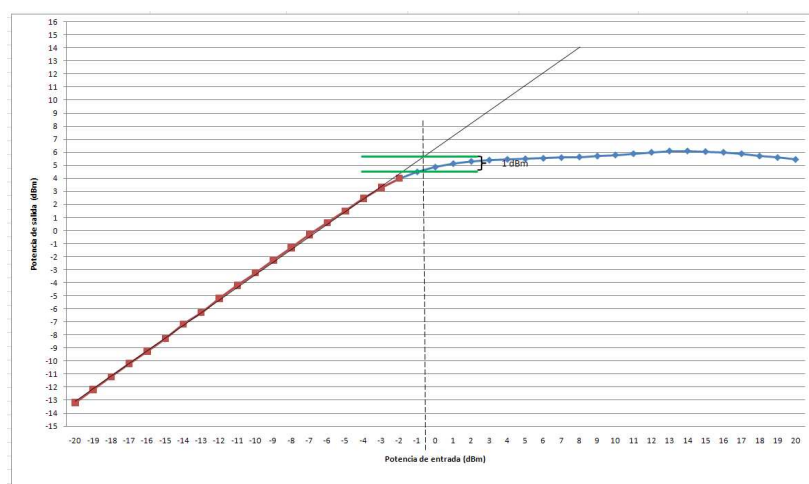


Fig.4.20 Punto de compresion a -1 dB.

Como en el anterior caso hemos medido la compresion a -1 dB, en este caso hemos tenido un resultado de $P_{in} = -0.5 \text{ dBm}$

4.2.3 Distorsión armónica.

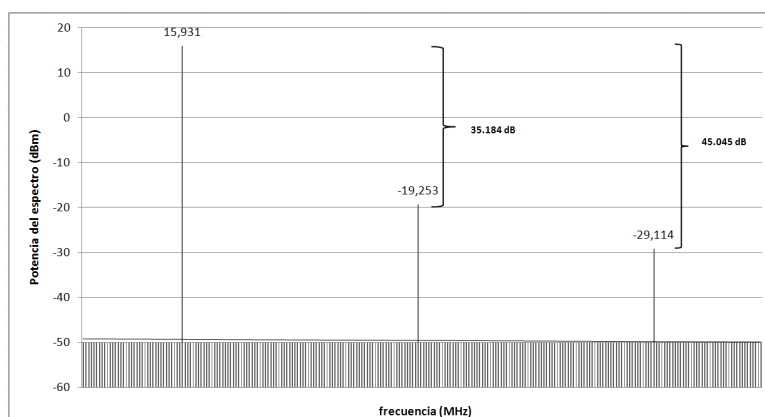


Fig.4.21 Diagrama de los principales armónicos.

Tabla 4.4 Valores armónicos y su diferencia 1er-2do / 1er-3er

Harmónicos	Frecuencia (MHz)	Espectro (dBm)	Diferencia entre armónicos (dB)
f_o	868	15.931	
$2 f_o$	1736	-19.253	35.184
$3 f_o$	2604	-29.114	45.045

Con estos datos obtenemos un **THD del 0.033%**

4.2.4 Eficiencia

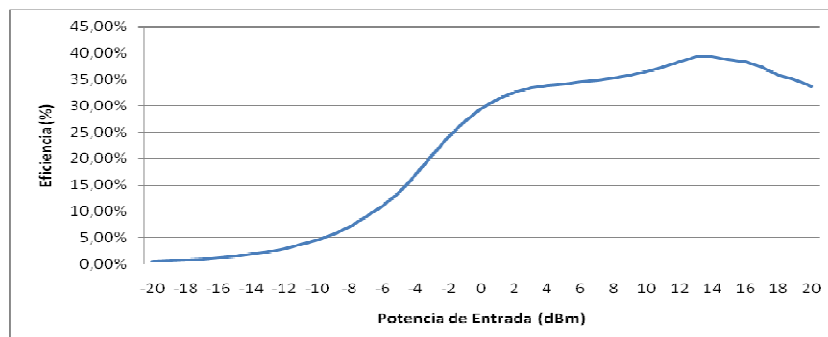


Fig.4.22 Eficiencia vs Potencia de Entrada.

La eficiencia a **0 dBm** es del **29.56%**

4.2.5 PAE (Power Added Efficiency)

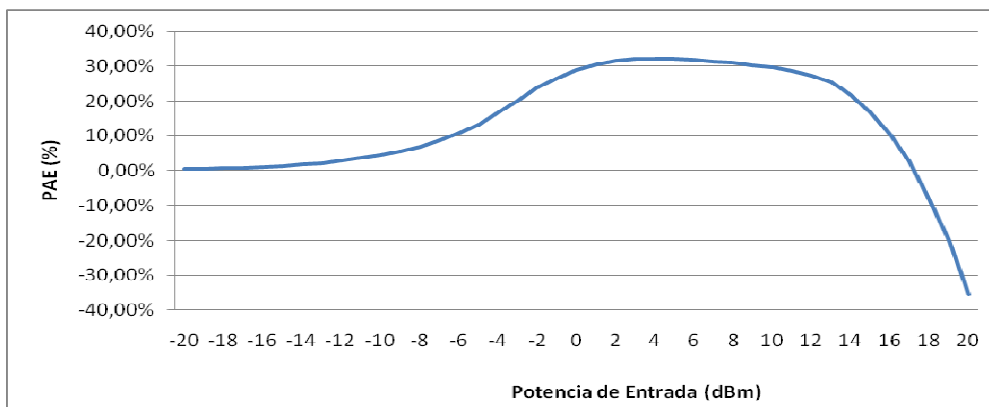


Fig.4.23 PAE vs Potencia de Entrada

La PAE a **0 dBm** es del **28.86 %**

Tabla 4.8 Valores de Potencia del amplificador para diferentes potencias de entrada.

Potencia Entrada (dBm)	Potencia entrada (W)	Potencia Salida Neta (W)	PDC (W)	Eficiencia (%)	PAE (%)
-20	0,00067	0,00067	0,144	0,46%	0,46%
-18	0,00105	0,00105	0,144	0,73%	0,72%
-16	0,00165	0,00165	0,144	1,14%	1,13%
-14	0,00266	0,00266	0,144	1,85%	1,82%
-12	0,00418	0,00418	0,144	2,90%	2,86%
-10	0,00658	0,00658	0,144	4,57%	4,50%
-8	0,01026	0,01026	0,144	7,12%	7,01%
-6	0,01592	0,01592	0,144	11,06%	10,88%
-4	0,02449	0,02449	0,144	17,01%	16,73%
-2	0,03483	0,03483	0,144	24,19%	23,75%
0	0,04256	0,04256	0,144	29,56%	28,86%
2	0,04699	0,04699	0,144	32,63%	31,53%
4	0,04875	0,04875	0,144	33,86%	32,11%
6	0,04966	0,04966	0,144	34,49%	31,72%
8	0,05082	0,05082	0,144	35,29%	30,91%
10	0,05260	0,05260	0,144	36,53%	29,58%
12	0,05521	0,05521	0,144	38,34%	27,33%
14	0,05649	0,05649	0,144	39,23%	21,79%
16	0,05521	0,05521	0,144	38,34%	10,69%
18	0,05164	0,05164	0,144	35,86%	-7,95%
20	0,04864	0,04864	0,144	33,78%	-35,67%

4.3 Placa con componentes pasivos.

El ultimo estudio que hemos probado es con componentes pasivos, cuando se realizaron las pruebas en el laboratorio esta no funciono tal y como se esperaba.

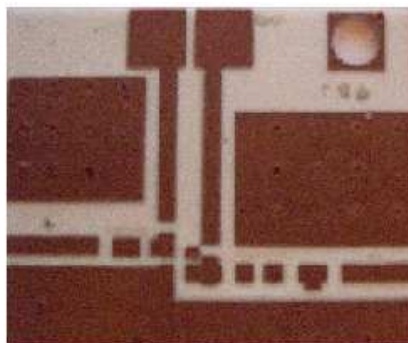


Fig.4.24 Placa de montaje de componentes Pasivos.

4.4 Comparativa.

	Stubs Rectos	Stubs Radiales	Componentes Pasivos
G vs Fin (868MHz)	15,98 dB	16,28 dB	-
G vs Fout (868MHz)	15,93 dB	16,28 dB	-
G vs Pin (868MHz)	15,92 dB	16,29 dB	-
Punto de Compresión	-1 dBm	-0,5 dBm	-
DTH	0.15%	0.033%	-
BW	142,32 MHz	301,15 MHz	-
Eficiencia	27,14%	29,56%	-
PAE	26,45%	28,86%	-

La opción con *stubs radiales* nos da una ligera mejora en las prestaciones, pero también hay que destacar que su diseño es más complicado y menos predecible.

CAPITULO 5: Conclusiones

Este proyecto se trataba de diseñar y fabricar un amplificador de Clase E, esta clase se caracterizaba por un alto rendimiento alrededor del 100%.

Con una metodología funcional como la presentada en el desarrollo anterior, es evidente que el diseño implementado contempla los requerimientos necesarios para su funcionamiento óptimo, y puede ser utilizada para el desarrollo posterior de sistemas con diferentes características de funcionamiento, siguiendo los pasos aquí presentados. Esta metodología es abierta y adaptable por lo que los pasos que en ella se describen pueden ser cambiados, siempre y cuando este intercambio responda a los requerimientos del sistema a diseñar, ya que los pasos en el presente trabajo están enfocados al diseño específico

En la simulación uno de los aspectos claves ha sido el ajuste de los componentes con la herramienta “*tune*”, nos ha favorecido para poder ser más realistas con las expectativas y con los resultados obtenidos.

Hemos de comentar que para realizar un estudio más profundo en la simulación, el programa ADS nos proporciona también la herramienta “*Momentun*” la cual permite un estudio de los campos eléctricos y magnéticos para evitar una mayor desviación en los valores obtenidos en el diseño y la placa final. El tamaño de nuestra placa es otro de los aspectos a comentar, ya que, al final nos hemos tenido que decantar por una diseño que nos proporcionaba mejores resultados pero unas dimensiones sensiblemente mayores a las esperadas.

Para la fabricación de la placa podíamos trabajar con un tipo de substrato ROGERS 4003, esto nos ha limitado nuestro proyecto, ya que no sabemos como hubiera funcionado nuestro dispositivo si lo hubiéramos realizado sobre otros substratos. Esta podría ser una futura línea de acción para posibles ampliaciones de este proyecto.

Las pruebas de laboratorio han sido una de las partes que más disgustos y satisfacciones hemos obtenido, disgustos cuando vemos que el sistema no funciona como pensábamos y satisfacciones cuando hallábamos el problema y lo solucionamos. El laboratorio es una zona donde la principal virtud que hay que tener es la paciencia y la mejor forma de trabajar es el ser metódicos con todos los pasos que hacemos. Los elementos de seguridad como atenuadores y DC blocks son claves para un trabajo seguro y limpio dentro del laboratorio.

En la simulación se han obtenido resultados que luego en la practica no han sido tan dispares una eficiencia del 25% y una ganancia a nuestra frecuencia de trabajo de 18.880 dB. En el caso de los resultados medidos en el laboratorio observamos como la ganancia que obtenemos a nuestra frecuencia es de 14.393 dB llegando a un máximo de 16.993 dB, este es un resultado satisfactorio. La eficiencia en nuestro dispositivo a una potencia de 0 dBm ha sido del 27,14%, para mejorar esta eficacia se tendría que conseguir aumentar la ganancia, para

esto, podríamos mirar de mejorar las redes de adaptación o bien mirar de diseñar el circuito con un transistor que sea más estable.

Tampoco hemos podido apreciar grandes diferencias entre los diseños con *stubs rectos* y los diseños con *stubs radiales*, sus resultados han sido bastante similares. Para futuras líneas de acción se podría implementar el modelo con componentes pasivos ya que la ventaja que tiene es su tamaño pequeño.

Otra línea de acción a tomar al finalizar este proyecto es el diseño de un LINC para poder sumar la potencia y obtener mayores resultados.

Para terminar este proyecto y a modo de cierre decir que los resultados han sido satisfactorios aunque hemos de trabajar en la eficiencia del amplificador.

Bibliografía

- [1]. N. O. Sokal, "Class E Switching-Mode High-Efficiency Tuned RF/Microwave Power Amplifier: Improved Design Equations", IEEE MTT-S International 779-782, (2000).
- [2]. Y. Lee and Y. Jeong: "High-Efficiency Class-E power amplifier using SiC mesfet". Microwave and optical technology letters / Vol. 49, No. 6, June 2007
- [3]. D. M. POZAR, "Microwave Engineering", Ed. John Wiley & Sons Inc, Second Edition, Chapters 10 & 11.
- [4]. "S Parameter Design", Agilent, Application Note 154.
- [5]. O. Antonova, G. Angelov, V. Draganov "Class E power amplifier for bluetooth applications". Faculty of Electronic Engineering and Technology. Bulgari 2006.
- [6]. Ll. Pradell. "Example of bilateral amplifier design: design for input conjugate matching". May 2006
- [7]. J. A. Tirado Méndez y H. Jardón Aguilar. "High-efficiency Class E power amplifier using SI-GE HBT Technology". Journal of Applied Research and Technology, august, año/vol. 2, número 002. 2004
- [8]. Advanced Design System by Agilent Technologies: <http://www.agilent.com>
- [9]. Advanced Circuit Materials Division. "RO4000 Series High Frequency circuit Materials": <http://www.rogerscorp.com/>
- [10]. Notas de utilización Nacional (UN) <http://www.mityc.es/telecomunicaciones>
- [11]. M.S. Ruiz Palacios. "Diseño y simulación de amplificadores de microondas de ganancia Variable". Dpt. en ingeniería y tecnología. Universidad de Guadalajara. 2008
- [12]. Avago Technologies. "Datasheet ATF-34143" <http://www.avagotech.com/pages/home/>
- [13]. J. Berenguer Sau, radiofreqüència. Una introducció experimental. Edicions UPC. Cap. 7 pág. 188-201. 1998
- [14]. C. A. Schuler, "Electronica, principios y aplicaciones", Ed. Reverte SA, pag:105, (1986)



**Escola Politècnica Superior
de Castelldefels**

UNIVERSITAT POLITÈCNICA DE CATALUNYA

ANEXOS

TITULO DEL TFC: Amplificador Clase E para la Banda ISM

**TITULACIÓN: Ingeniería Técnica de Telecomunicación, especialidad
Sistemas de Telecomunicación.**

AUTOR: Carlos Francisco De Joz Rodríguez

DIRECTOR: Josep María Jove

Fecha: XX de XX de 2010

ANEXO A: Estabilidad

En este anexo analizaremos el problema de estabilidad que presenta nuestro transistor a la frecuencia de 868 MHz.

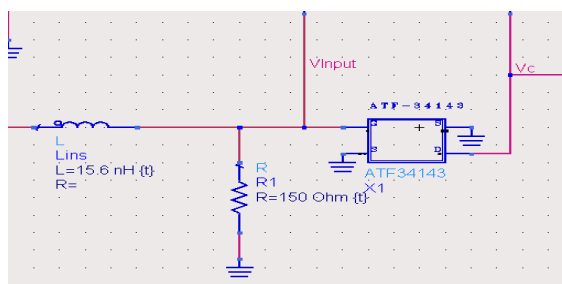


Fig.A.1 Detalle Resistencia de estabilización.

Para evitar problemas de inestabilidad a nuestra frecuencia, hemos colocado una resistencia en el terminal *gate* de 150 Ω y un condensador de 1 μF en cada red de bias, el valor de la resistencia se ha conseguido usando el *tunning*, observamos que el limite para que nuestro sistema sea estable esta en 209 Ω , escogemos el valor de 150 Ω por un compromiso estabilidad/ ganancia. Calculamos de nuevo los parámetros S

Tabla A.1 Parámetros S magnitud / ángulo.

Frecuencia	S(1,1)	S(1,2)	S(2,1)	S(2,2)
868.0 MHz	0,097 / 94,778	0,032 / 87,989	9,069 / 157,009	0,570 / 106,582

Tabla A.2 Parámetros S Real / imaginario.

Frecuencia	S(1,1)	S(1,2)	S(2,1)	S(2,2)
868.0 MHz	-0,008 - 0,097j	0,001 + 0,032j	-8,349 + 3,542j	-0,163 + 0,547j

Tabla A.3 Ganancia Máxima Unilateral

0.868 GHz	$V_{DS} = 3,6V,$ $I_{DS} = 60mA$
S11	0,097
S21	9,069
S12	0,032
S22	0,57
GTUmáx(lin)	122,986182
GTUmáx(dB)	20,8985632

Tabla. A.4 Parámetros de Estabilidad Rollet-Factor (K) y Micro-test (μ).

0.868 GHz	$V_{DS} = 3,6V,$ $I_{DS} = 60mA$
Δ	0,234918
K	1,24200137
μ	1,18290687

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (\text{A.1})$$

Rollet Factor

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (\text{A.2})$$

μ -test

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}| + |S_{12}S_{21}|} > 1 \quad (\text{A.3})$$

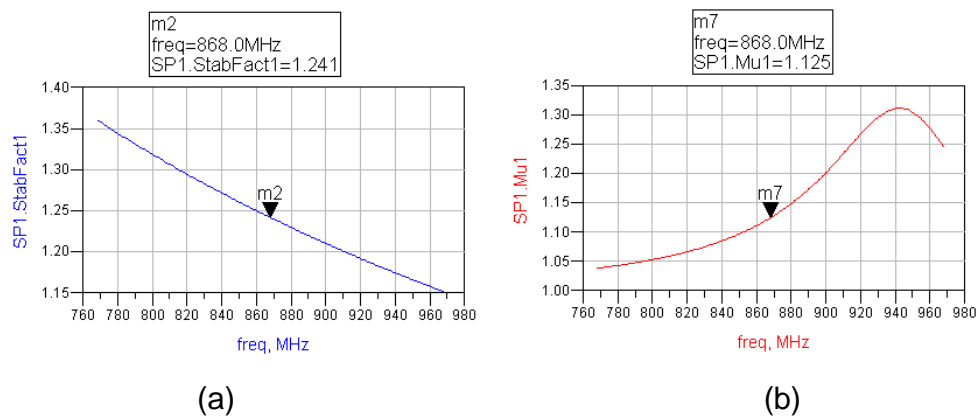


Fig.A.2 Graficas de estabilidad (a) Rollet-factor (b) Micro-test.

Al poner nuestra resistencia hemos de variar también los valores de nuestra red de adaptación, tanto en la entrada (RAE) como en la salida (RAS)

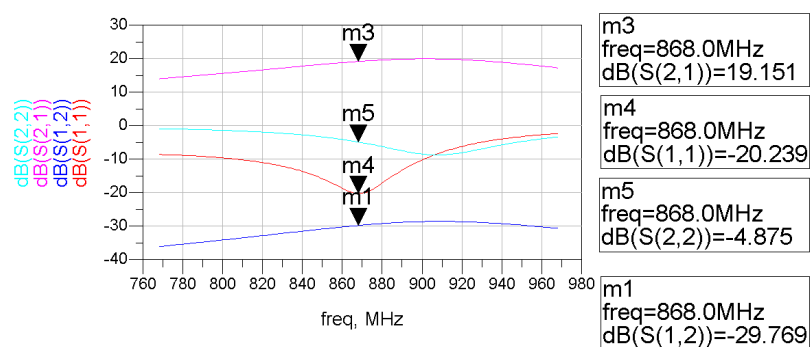


Fig.A.3 Valores de los parámetros S.

Como conclusiones en este anexo, se podría deducir que poniendo la resistencia en el terminal Gate se ha ganado en estabilidad pero hemos **sacrificado ganancia alrededor de los 10 dBm.**

ANEXO B: Redes de Adaptación

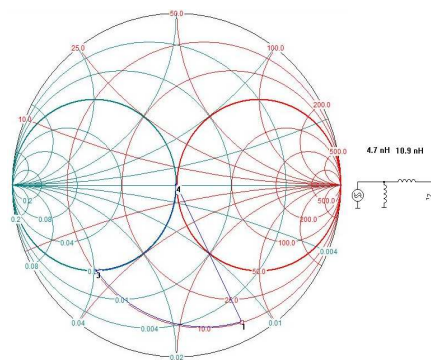
En este anexo ampliaremos el estudio que se realizó sobre las redes de adaptación, en este caso nos centraremos en las dos formas diferentes que nos quedan por ver. La primera será con componentes pasivos tales como bobinas y condensadores y la segunda es una versión diferente de la ya estudiada en el cuerpo de la memoria, esta versión tiene como diferencia la utilización de *stubs radiales*

Como en el caso descrito en el cuerpo de la memoria (**ver punto 3.9.3 / 3.9.4**) el programa que usaremos será el *Smith chart*, calcularemos y seguiremos exactamente los mismos pasos para colocar los “datapoint”

B.1 Red de adaptación con Componentes pasivos

B.1.1 Red de Adaptación de Entrada

Recordamos nuestro parámetro S_{11} , este es **0,890 / -63.664°**, por lo tanto el recorrido será el siguiente:



ultimo añadiremos el componente S-PARAMETER para la simulación de los parámetros.

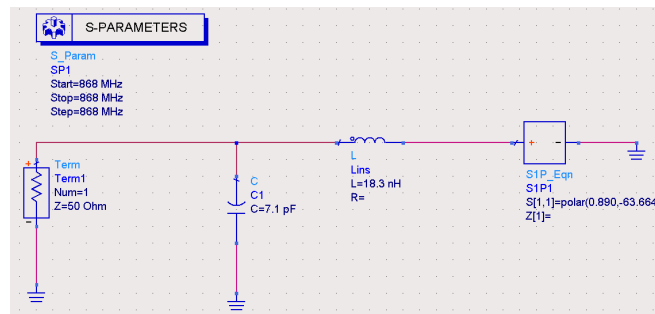


Fig.B.2 Esquema ADS RAE.

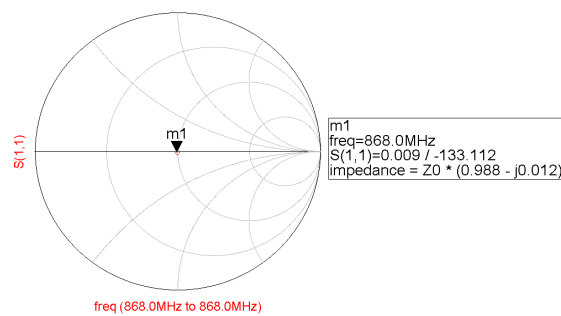


Fig.B.3 Carta de Smith adaptación a 50 ohm a la Entrada del circuito.

B.1.2 RAS (Red Adaptación Salida)

Parámetro $S_{22} = 0,221 / -60.528^\circ$, por lo tanto el recorrido hacer será el siguiente:

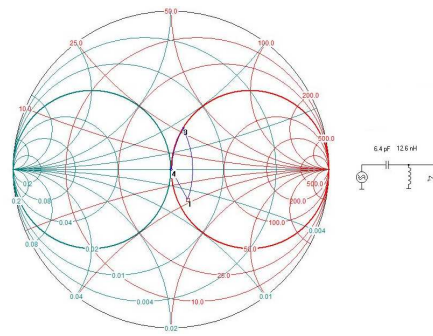


Fig.B.4 Carta de Smith adaptación a 50 ohm a la Entrada del circuito.

Como en la red de entrada, lo que haremos a continuación es crear un nuevo diseño donde insertaremos los componentes S1P_eqn y S-PARAMETERS, pero esta vez en lugar de colocar el parámetro S_{11} colocaremos el S_{22} motivo de estudio de esta parte del proyecto.

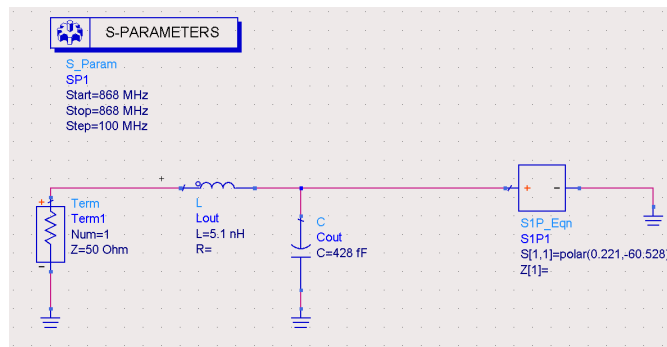


Fig.B.5 Esquema ADS RAS.

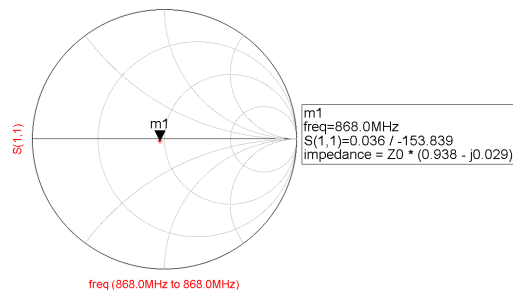


Fig.B.6 Carta de Smith adaptación a 50 ohm a la salida del circuito.

B.1.3 Red de adaptación final ideal

El siguiente paso es probar la adaptación junta, para ello crearemos un nuevo diseño y usaremos elementos ideales para una primera aproximación.

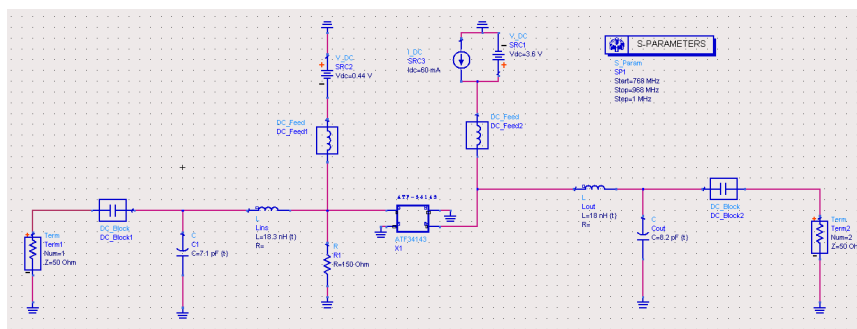


Fig.B.7 Circuito *ideal* de las dos redes *RAE* + *RAS*.

Los resultados obtenidos los hemos vuelto a ajustar con la herramienta *tunning*, como hemos ido recordando a lo largo del proyecto lo que nos interesa sobretodo es la ganancia aunque ello nos haga sacrificar pérdidas de retorno. En la siguiente grafica podemos observar como hemos mejorado en Ganancia (S_{21}) y pérdidas de retorno (S_{11})

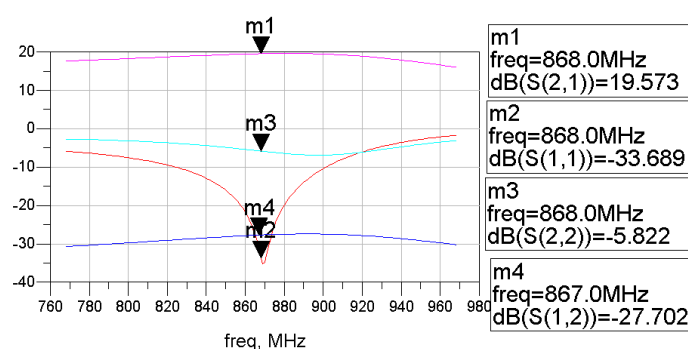


Fig.B.8 Grafica parámetros S con las redes de adaptación.

B.1.4 Circuito Final Real

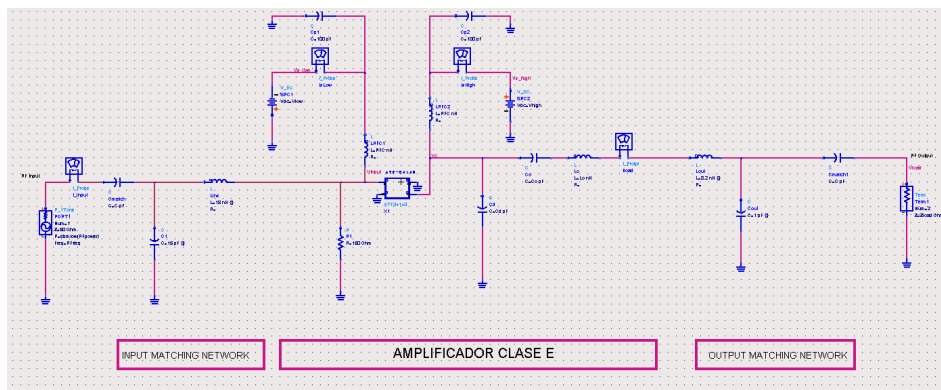


Fig.B.9 Esquema del circuito completo.

En la siguiente grafica podemos ver como con el circuito completo y adaptando los parámetros con el *tunning*.

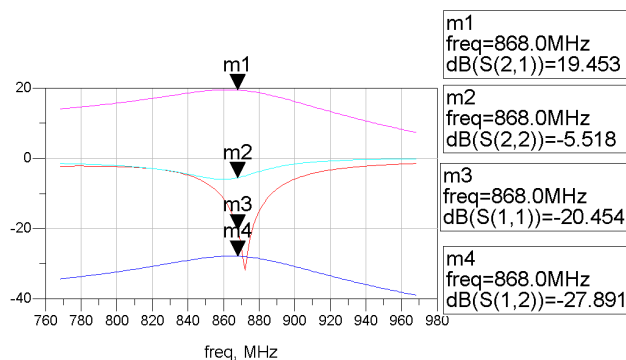


Fig.B.10 Grafica parámetros S del circuito completo.

Otra cosa a tener en cuenta es que hasta ahora hemos trabajado con valores teóricos conseguidos gracias a la simulación y la herramienta *tunning*, pero en este punto del proyecto nos vemos obligados a empezar a trabajar con los valores comerciales que son aquellos que nos encontraremos a nuestra disposición en los puntos de distribución habituales. En la siguiente tabla se puede ver el valor teórico y el valor comercial

Tabla.B.1. Componentes Comerciales.

Componentes	ADS	Comercial
$C_{match} (2)$	100 pF	100 pF
C_{in}	6,6 pF	6,8 pF
L_{in}	16.6 nH	15 nH
C_d	1 pF	1 pF
C_o	1 pF	1 pF
L_o	33,62 nH	33 nH
L_{out}	15.9 pH	18 pF
C_{out}	8,3 PF	8,2 pF
$L_{RFC} (2)$	100 nH	100 nH
$C_p (2)$	100 pF	100 pF
$R_{stabilidad}$	150 ohm	150 ohm
Transistor	ATF-34143	ATF-34143

B.2 Stubs Radiales

Estas líneas se diseñan a la frecuencia central de trabajo, pero su forma radial hace que actúen a distintas frecuencias alrededor de la de diseño.

Para poder optimizar correctamente los stubs radiales se tiene que modificar la longitud total del stub, el ángulo de apertura y la profundidad en que el stub penetra en la línea de transmisión que lo soporta. Para estos ajustes hemos trabajado directamente sobre el circuito final con stubs rectos (**Fig.3.9**) substituyendo el elemento “*MLOC*” por “*MRSTUB*” y ajustando los parámetros principales con la herramienta *tunning*.

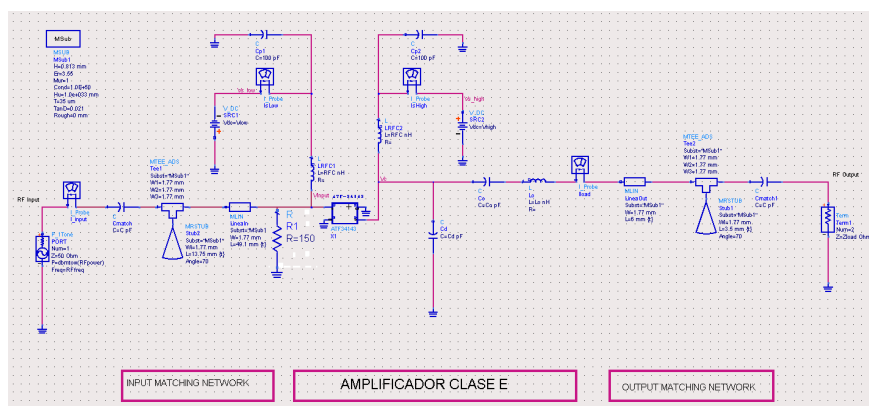


Fig. B.11 Circuito Final con stubs Radiales una vez aplicado *tunning*.

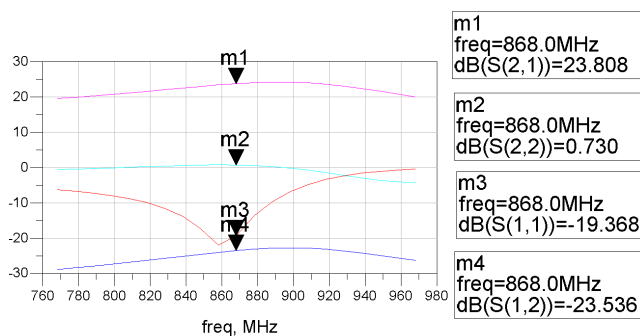


Fig. B.12 Grafica parámetros S del circuito final con stubs Radiales.

Si comparamos los resultados obtenidos entre las diferentes formas de diseño de redes, nos daremos cuenta que la principal diferencia entre diseñar con líneas de transmisión o componentes pasivos es la pérdida de ganancia y el tamaño final del PCB, a favor tiene que el comportamiento real es más parecido al simulado.

Tabla.B.2 Tabla comparativa Parámetros S y tamaño Layout (PCB).

Método / Parámetros S	S_{11}	S_{21}	Tamaño final PCB (mm)
Componentes Pasivos	-19,875	29,045	42,0x33,1
LT Stubs Rectos	-46.575	22.828	82,4X49,3
LT Stubs Radiales	-19.368	23.808	81,9x23,6

ANEXO C: Estudio del LAYOUT

En este apartado explicaremos las diferentes opciones de Layout que se diseñaron.

El primer circuito de Layout fue el que se entregó a servicios técnicos para su prueba posterior en los laboratorios de la EPSC. Se trata de un modelo sin alimentación activa ni pasiva, un modelo básico para estudiar el funcionamiento del amplificador, con ello no tendremos que preocuparnos de fluctuaciones de tensión y/o corriente, vemos como a cada lado y en el inferior de la placa se han colocado planos de masa completos, eso se ha diseñado para poder hacer modificaciones (añadir mas elementos) del circuito en el laboratorio. En las redes de adaptación hemos optado por usar componentes pasivos.

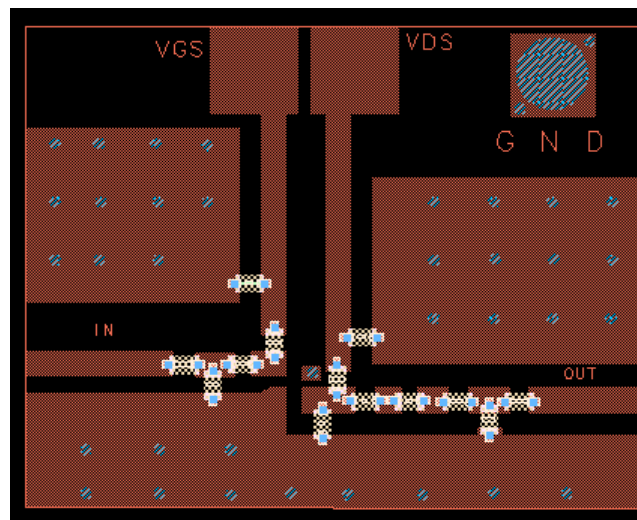


Fig.C.1. Layout 1.

El segundo Layout ha estudiar presenta incorporado la red de alimentación activa y pasiva (V_{DS} y V_{GS}) como un único proyecto, y componentes pasivos en sus redes de adaptación. Los planos de masa han sido substituidos por trozos de líneas con un único "hole" a masa.

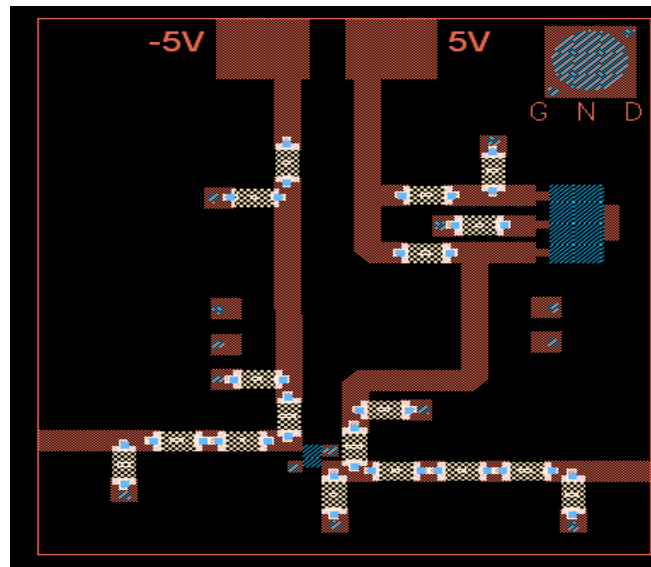


Fig.C.2. Layout 2.

El Tercer modelo ha estudiar es un diseño con alimentación activa y pasiva (V_{DS} y V_{GS}) y con líneas de transmisión en sus redes de adaptación. Otro detalle es que en vez de usar planos de masa utilizamos trozos de línea con un único “hole” a masa.

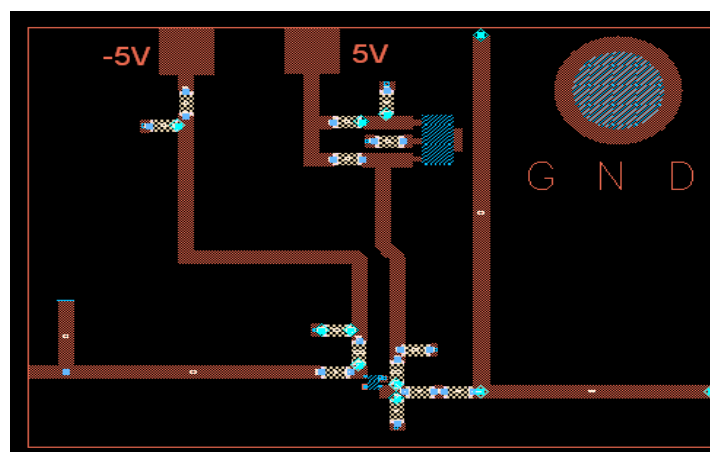


Fig.C.3. Layout 3.

El Cuarto modelo que creamos es un diseño SIN alimentación, con planos de masa y líneas de transmisión con stubs rectos en sus redes de adaptación.

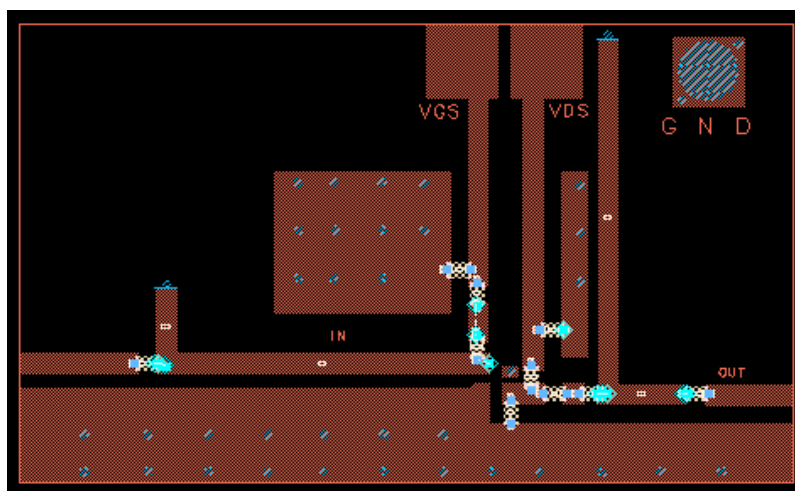


Fig.C.4. Layout 4.

El quinto modelo que se ha estudiado es un diseño SIN alimentación, con planos de masa y líneas de transmisión con STUBS RADIALES en sus redes de adaptación.

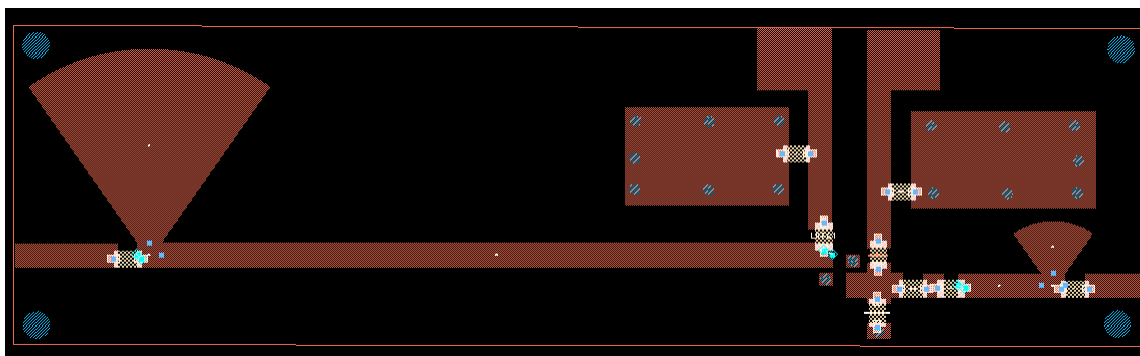


Fig.C.5. Layout 5.

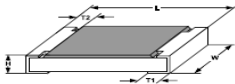
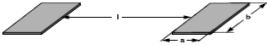
ANEXO D: Componentes SMD

Un componente SMD (Surface Mounting Device) es un componente electrónico que se suelda directamente en la superficie de la PCB. Tradicionalmente, los componentes se montaban introduciendo sus patas por un agujero y soldándolas al otro lado de la placa. Ahora no hay agujero, sólo hay dos cuadraditos de cobre sobre los que se suelda directamente el componente.

La evolución de los encapsulados de componentes electrónicos y su marcada tendencia a la miniaturización está ligada tanto a cuestiones técnicas como al gusto de los consumidores, ávidos por obtener sistemas cada día más compactos, livianos y portátiles, sin que esto vaya en detrimento de la funcionalidad y la alta performance.

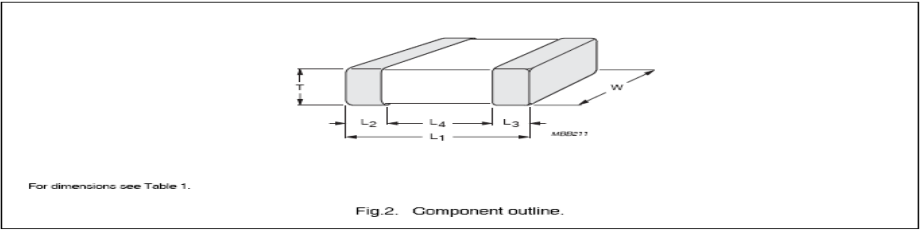
El menor tamaño y las conexiones más cortas benefician también a las aplicaciones en alta frecuencia así como ayudan a una mayor robustez mecánica del conjunto.

Para este proyecto se han usado elementos SMD con encapsulado 0805 en resistencias, condensadores, bobinas e incluso en el transistor que usa un SOT343 de cuatro PINS. Tiene dos terminales *source*, y la razón de que sean dos en vez de una es para minimizar los efectos inductivos. (**Ver anexo D**)

SIZE		DIMENSIONS [in millimeters]					SOLDER PAD DIMENSIONS [in millimeters]					
INCH	METRIC	L	W	H	T1	T2	REFLOW SOLDERING			WAVE SOLDERING		
0201	0525	0.6 ± 0.05	0.3 ± 0.05	0.23 ± 0.05	0.15 ± 0.05	0.15 ^{+0.05} / _{-0.10}	0.28	0.43	0.23			
0402	1005	1.0 ± 0.05	0.5 ± 0.05	0.35 ± 0.05	0.25 ± 0.05	0.2 ± 0.1	0.4	0.6	0.5			
0603	1608	1.55 ^{+0.10} / _{-0.05}	0.85 ± 0.1	0.45 ± 0.05	0.3 ± 0.2	0.3 ± 0.2	0.5	0.9	1.0	0.9	0.9	1.0
0805	2012	2.0 ^{+0.20} / _{-0.10}	1.25 ± 0.15	0.45 ± 0.05	0.3 ^{+0.20} / _{-0.10}	0.3 ± 0.2	0.7	1.3	1.2	0.9	1.3	1.3
1206	3216	3.2 ^{+0.10} / _{-0.20}	1.6 ± 0.15	0.55 ± 0.05	0.45 ± 0.2	0.4 ± 0.2	0.9	1.7	2.0	1.1	1.7	2.3
1210	3225	3.2 ± 0.2	2.5 ± 0.2	0.55 ± 0.05	0.45 ± 0.2	0.4 ± 0.2	0.9	2.5	2.0	1.1	2.5	2.2
1218	3246	3.2 ^{+0.10} / _{-0.20}	4.6 ± 0.15	0.55 ± 0.05	0.45 ± 0.2	0.4 ± 0.2	1.05	4.9	1.9	1.25	4.8	1.9
2010	5025	5.0 ± 0.15	2.5 ± 0.15	0.6 ± 0.1	0.6 ± 0.2	0.6 ± 0.2	1.0	2.5	3.9	1.2	2.5	3.9
2512	6332	6.3 ± 0.2	3.15 ± 0.15	0.6 ± 0.1	0.6 ± 0.2	0.6 ± 0.2	1.0	3.2	5.2	1.2	3.2	5.2

Fig. D.1 Dimensiones de las resistencias SMD encapsulado 0805.



Physical dimensions

Table 1 Capacitor dimensions

CASE SIZE	L ₁	W	T		L ₂ and L ₃		L ₄ MIN.
			MIN.	MAX.	MIN.	MAX.	
Dimensions in millimetres							
0402	1.0 ±0.05	0.5 ±0.05	0.45	0.55	0.20	0.30	0.40
0603	1.6 ±0.10	0.8 ±0.07	0.73	0.87	0.25	0.65	0.40
0805	2.0 ±0.10	1.25 ±0.10	0.50	1.35	0.25	0.75	0.55
1206	3.2 ±0.15	1.6 ±0.15	0.50	1.25	0.25	0.75	1.40
1210	3.2 ±0.20	2.5 ±0.20	0.50	1.75	0.25	0.75	1.40
1812	4.5 ±0.20	3.2 ±0.20	0.50	1.30	0.25	0.75	2.20

Fig. D.2 Dimensiones de las Condensadores SMD encapsulado 0805.

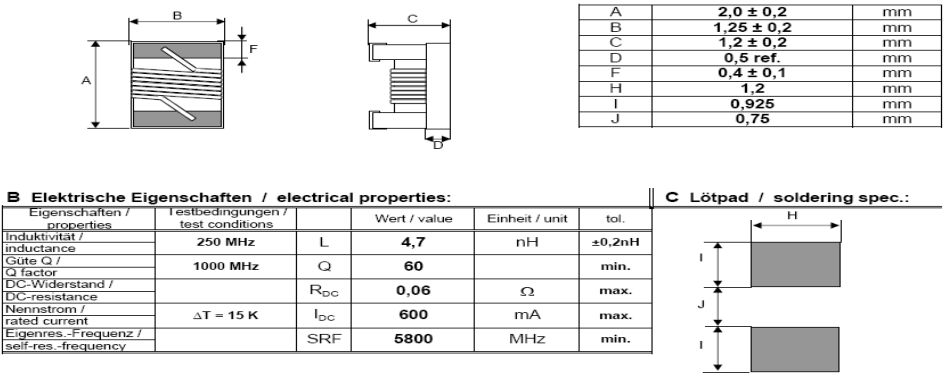


Fig. D.3 Dimensiones de las Bobina SMD encapsulado 0805.

ANEXO E: Datasheet ATF-34143

ATF-34143 Low Noise Pseudomorphic HEMT in a Surface Mount Plastic Package



Data Sheet

Description

Avago's ATF-34143 is a high dynamic range, low noise PHEMT housed in a 4-lead SC-70 (SOT-343) surface mount plastic package.

Based on its featured performance, ATF-34143 is ideal for the first stage of base station LNA due to the excellent combination of low noise figure and high linearity⁽¹⁾. The device is also suitable for applications in Wireless LAN, WLL/RLL, MMDS, and other systems requiring super low noise figure with good intercept in the 450 MHz to 10 GHz frequency range.

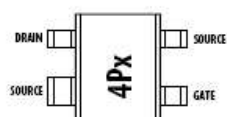
Note:

1. From the same PHEMT FET family, the larger geometry ATF-33143 may also be considered either for the higher linearity performance or easier circuit design for stability in the lower frequency bands (800 – 900 MHz).

Surface Mount Package - SOT-343



Pin Connections and Package Marking



Note: Top View. Package marking provides orientation and identification.

"4P" = Device code

"x" = Date code character. A new character is assigned for each month, year.

Features

- Lead-free Option Available
- Low Noise Figure
- Excellent Uniformity in Product Specifications
- 800 micron Gate Width
- Low Cost Surface Mount Small Plastic Package SOT-343 (4 lead SC-70)
- Tape-and-Reel Packaging Option Available

Specifications

1.9 GHz; 4V, 60 mA (Typ.)

- 0.5 dB Noise Figure
- 17.5 dB Associated Gain
- 20 dBm Output Power at 1 dB Gain Compression
- 31.5 dBm Output 3rd Order Intercept

Applications

- Tower Mounted Amplifier and Low Noise Amplifier for GSM/TDMA/CDMA Base Stations
- LNA for Wireless LAN, WLL/RLL and MMDS Applications
- General Purpose Discrete PHEMT for other Ultra Low Noise Applications



Attention: Observe precautions for handling electrostatic sensitive devices.
ESD Machine Model (Class A)
ESD Human Body Model (Class 0)
Refer to Avago Application Note A0048: Electrostatic Discharge Damage and Control.

ATF-34143 Absolute Maximum Ratings^[1]

Symbol	Parameter	Units	Absolute Maximum
V_{DS}	Drain - Source Voltage ^[2]	V	5.5
V_{GS}	Gate - Source Voltage ^[2]	V	-5
V_{GD}	Gate Drain Voltage ^[2]	V	-5
I_D	Drain Current ^[2]	mA	I_{DSS} ^[3]
P_{Diss}	Total Power Dissipation ^[4]	mW	725
$P_{In max}$	RF Input Power	dBm	17
T_{CH}	Channel Temperature	°C	160
T_{STG}	Storage Temperature	°C	-65 to 160
θ_{JC}	Thermal Resistance ^[5]	°C/W	165

Notes:

1. Operation of this device above any one of these parameters may cause permanent damage.
2. Assumes DC quiescent conditions.
3. $V_{GS} = 0$ volts.
4. Source lead temperature is 25°C. Derate 6 mW/°C for $T_L > 40^\circ\text{C}$.
5. Thermal resistance measured using 150°C Liquid Crystal Measurement method.
6. Under large signal conditions, V_{GS} may swing positive and the drain current may exceed I_{DSS} . These conditions are acceptable as long as the maximum P_{Diss} and $P_{In max}$ ratings are not exceeded.

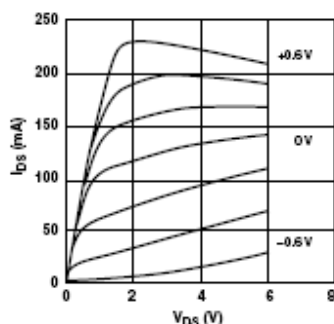
Product Consistency Distribution Charts^[7]

Figure 1. Typical Pulsed I-V Curves^[6].
($V_{GS} = -0.2$ V per step)

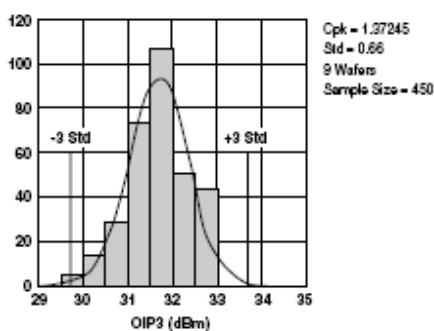


Figure 2. OIP3 @ 2 GHz, 40V, 60 mA.
LSL=29.0, Nominal=31.8, USL=35.0

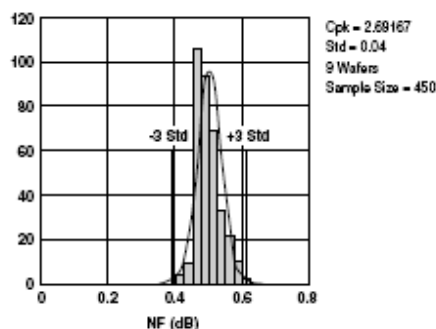


Figure 3. NF @ 2 GHz, 40V, 60 mA.
LSL=0.1, Nominal=0.47, USL=0.8

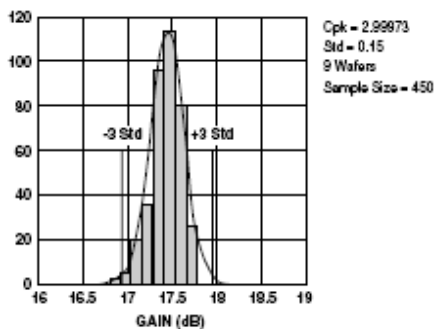


Figure 4. Gain @ 2 GHz, 40V, 60 mA.
LSL=16.0, Nominal=17.5, USL=19.0

Notes:

7. Distribution data sample size is 450 samples taken from 9 different wafers. Future wafers allocated to this product may have nominal values anywhere within the upper and lower spec limits.
8. Measurements made on production test board. This circuit represents a trade-off between an optimal noise match and a realizable match based on production test requirements. Circuit losses have been de-embedded from actual measurements.

ATF-34143 Electrical Specifications

$T_A = 25^\circ\text{C}$, RF parameters measured in a test circuit for a typical device

Symbol	Parameters and Test Conditions	Units	Min.	Typ. ^[2]	Max.
$I_{dss}^{[1]}$	Saturated Drain Current $V_{DS} = 1.5\text{ V}, V_{GS} = 0\text{ V}$	mA	90	118	145
$V_P^{[1]}$	Pinchoff Voltage $V_{DS} = 1.5\text{ V}, I_{DS} = 10\% \text{ of } I_{dss}$	V	-0.65	-0.5	-0.35
I_d	Quiescent Bias Current $V_{GS} = -0.34\text{ V}, V_{DS} = 4\text{ V}$	mA	—	60	—
$g_m^{[1]}$	Transconductance $V_{DS} = 1.5\text{ V}, g_m = I_{dss}/V_P$	mmho	180	230	—
I_{GDO}	Gate to Drain Leakage Current $V_{GD} = 5\text{ V}$	μA	—	—	500
I_{gss}	Gate Leakage Current $V_{GD} = V_{GS} = -4\text{ V}$	μA	—	30	300
NF	Noise Figure	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dB	0.5	0.8
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$		0.4	—
		$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$		16	17.5
G_a	Associated Gain	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dB	17.5	19
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$		21.5	—
		$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$		29	31.5
OIP3	Output 3 rd Order Intercept Point ^[3]	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dBm	31.5	30
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$		31	—
		$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$		20	19
P_{1dB}	1 dB Compressed Intercept Point ^[3]	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dBm	19	—
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$		18.5	—

Notes:

1. Guaranteed at wafer probe level
2. Typical value determined from a sample size of 450 parts from 9 wafers.
3. Using production test board.

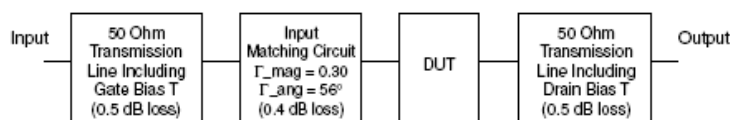


Figure 5. Block diagram of 2 GHz production test board used for Noise Figure, Associated Gain, P1dB, and OIP3 measurements. This circuit represents a trade-off between an optimal noise match and associated impedance matching circuit losses. Circuit losses have been de-embedded from actual measurements.

ATF-34143 Typical Performance Curves

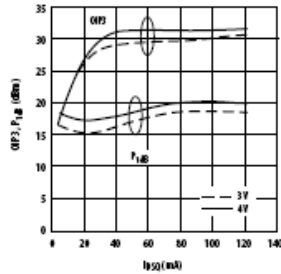
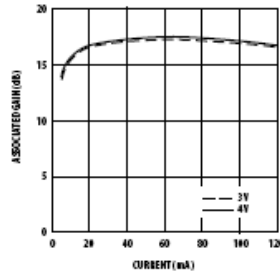
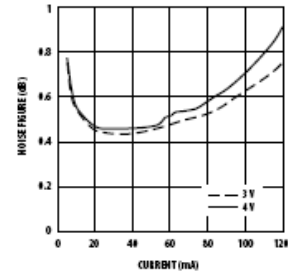
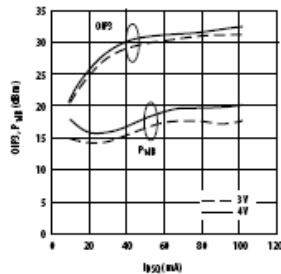
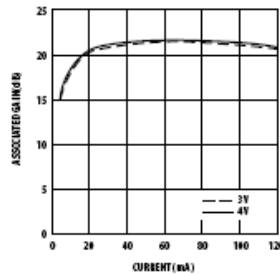
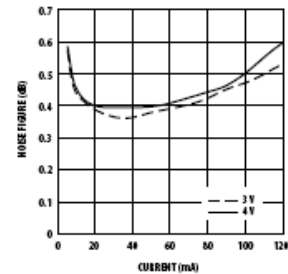
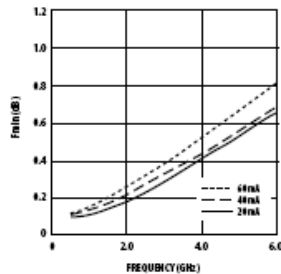
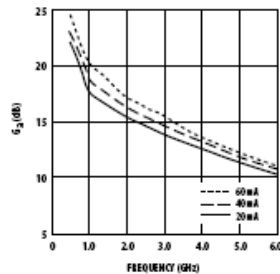
Figure 6. OIP3 and P_{1dB} vs. I_{DQ} and V_{DS} Tuned for NF @ 4 V, 60 mA at 2 GHz. (1.2)Figure 7. Associated Gain vs. Current (I_d) and Voltage (V_g) at 2 GHz. (1.2)Figure 8. Noise Figure vs. Current (I_d) and Voltage (V_{DS}) at 2 GHz. (1.2)Figure 9. OIP3 and P_{1dB} vs. I_{DQ} and V_{DS} Tuned for NF @ 4 V, 60 mA at 900 MHz. (1.2)Figure 10. Associated Gain vs. Current (I_d) and Voltage (V_g) at 900 MHz. (1.2)Figure 11. Noise Figure vs. Current (I_d) and Voltage (V_{DS}) at 900 MHz. (1.2)Figure 12. F_{min} vs. Frequency and Current at 4 V.

Figure 13. Associated Gain vs. Frequency and Current at 4 V.

Notes:

- Measurements made on a fixed toned production test board that was tuned for optimal gain match with reasonable noise figure at 4V, 60 mA bias. This circuit represents a trade-off between optimal noise match, maximum gain match, and a realizable match based on production test board requirements. Circuit losses have been de-embedded from actual measurements.
- P_{1dB} measurements are performed with passive biasing. Quiescent drain current, I_{DQ} , is set with zero RF drive applied. As P_{1dB} is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of I_{DQ} the device is running closer to class B as power output approaches P_{1dB} . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a $V_{DS} = 4$ V and $I_{DQ} = 10$ mA, I_d increases to 62 mA as a P_{1dB} of +19 dBm is approached.

ATF-34143 Typical Performance Curves, continued

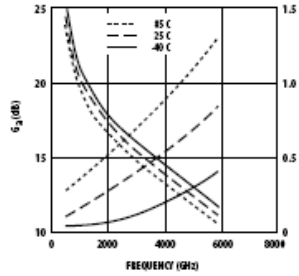


Figure 14. F_{min} and G_d vs. Frequency and Temperature at $V_{DS}=4V$, $I_{DQ}=60mA$.

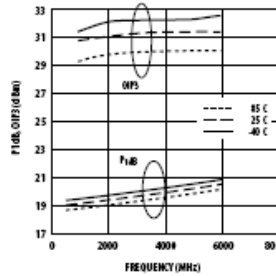


Figure 15. P_{1dB} , IP_3 vs. Frequency and Temperature at $V_{DS}=4V$, $I_{DQ}=60mA$, [1]

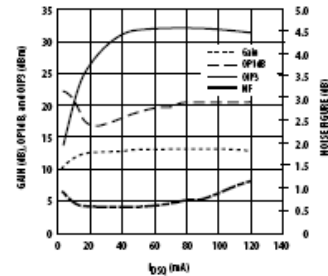


Figure 16. NF, Gain, OP1dB and OIP3 vs. I_{DQ} at 4 V and 3.9 GHz Tuned for Noise Figure. [1]

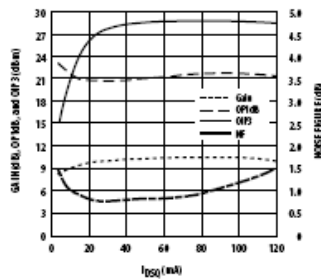


Figure 17. NF, Gain, OP1dB and OIP3 vs. I_{DQ} at 4 V and 5.8 GHz Tuned for Noise Figure. [1]

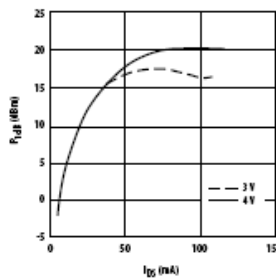


Figure 18. P_{1dB} vs. I_{DQ} Active Bias Tuned for NF @ 4 V, 60 mA at 2 GHz.

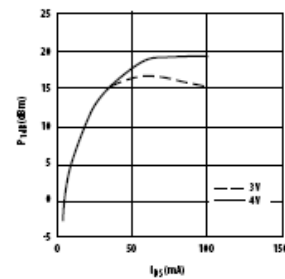


Figure 19. P_{1dB} vs. I_{DQ} Active Bias Tuned for min NF @ 4 V, 60 mA at 900 MHz.

Note:

1. P_{1dB} measurements are performed with passive biasing. Quiescent drain current, I_{DQ} , is set with zero RF drive applied. As P_{1dB} is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of I_{DQ} the device is running closer to class B as power output approaches P_{1dB} . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a $V_{DS}=4V$ and $I_{DQ}=10mA$, I_d increases to 62 mA as a P_{1dB} of +19 dBm is approached.

ATF-34143 Power Parameters tuned for Power, $V_{DS} = 4\text{ V}$, $I_{DSQ} = 120\text{ mA}$

Freq (GHz)	P_{1dB} (dBm)	I_d (mA)	G_{1dB} (dB)	PAE_{1dB} (%)	P_{3dBm} (dBm)	I_d (mA)	PAE_{3dB} (%)	Gamma Out_mag (Mag)	Gamma Out_ang (Degrees)
0.9	20.9	114	25.7	27	22.8	108	44	0.34	136
1.5	21.7	115	21.9	32	23.1	95	53	0.31	152
1.8	21.3	111	20.5	30	23.0	105	47	0.30	164
2	22.0	106	19.5	37	23.7	115	50	0.28	171
4	22.7	110	12.7	40	23.6	111	47	0.26	-135
6	23.3	115	9.2	41	24.2	121	44	0.24	-66

ATF-34143 Power Parameters tuned for Power, $V_{DS} = 4\text{ V}$, $I_{DSQ} = 60\text{ mA}$

Freq (GHz)	P_{1dB} (dBm)	I_d (mA)	G_{1dB} (dB)	PAE_{1dB} (%)	P_{3dBm} (dBm)	I_d (mA)	PAE_{3dB} (%)	Gamma Out_mag (Mag)	Gamma Out_ang (Degrees)
0.9	18.2	75	27.5	22	20.5	78	36	0.48	102
1.5	18.7	58	24.5	32	20.8	59	51	0.45	117
1.8	18.8	57	23.0	33	21.1	71	45	0.42	126
2	18.8	59	22.2	32	21.9	81	47	0.40	131
4	20.2	66	13.9	38	22.0	77	48	0.25	-162
6	21.2	79	9.9	37	23.5	102	46	0.18	-77

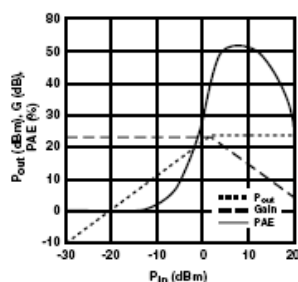


Figure 20. Swept Power Tuned for Power at 2 GHz, $V_{DS} = 4\text{ V}$, $I_{DSQ} = 120\text{ mA}$.

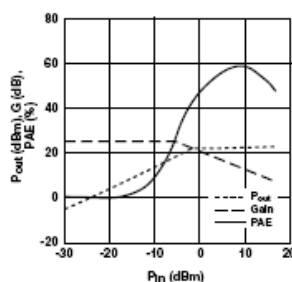


Figure 21. Swept Power Tuned for Power at 2 GHz, $V_{DS} = 4\text{ V}$, $I_{DSQ} = 60\text{ mA}$.

Notes:

- P_{1dB} measurements are performed with passive biasing. Quiescent drain current, I_{DSQ} , is set with zero RF drive applied. As P_{1dB} is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of I_{DSQ} the device is running closer to class B as power output approaches P_{1dB} . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a $V_{DS} = 4\text{ V}$ and $I_{DSQ} = 10\text{ mA}$, I_d increases to 62 mA as a P_{1dB} of +19 dBm is approached.
- $PAE(\%) = ((P_{out} - P_{in}) / P_{dc}) \times 100$
- Gamma out is the reflection coefficient of the matching circuit presented to the output of the device.

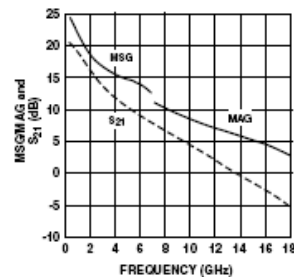
ATF-34143 Typical Scattering Parameters, $V_{DS} = 3\text{ V}$, $I_{DS} = 20\text{ mA}$

Freq. GHz	S_{11}			S_{21}			S_{12}			S_{22}			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.5	0.96	-37	20.07	10.079	153	-29.12	0.035	68	0.40	-35	24.59		
0.8	0.91	-60	19.68	9.642	137	-26.02	0.050	56	0.34	-56	22.85		
1.0	0.87	-76	18.96	8.867	126	-24.29	0.061	48	0.32	-71	21.62		
1.5	0.81	-104	17.43	7.443	106	-22.27	0.077	34	0.29	-98	19.85		
1.8	0.78	-115	16.70	6.843	98	-21.62	0.083	28	0.28	-110	19.16		
2.0	0.75	-126	16.00	6.306	90	-21.11	0.088	23	0.26	-120	18.55		
2.5	0.72	-145	14.71	5.438	75	-20.45	0.095	15	0.25	-140	17.58		
3.0	0.69	-162	13.56	4.762	62	-19.83	0.102	7	0.23	-156	16.69		
4.0	0.65	166	11.61	3.806	38	-19.09	0.111	-8	0.22	174	15.35		
5.0	0.64	139	10.01	3.165	16	-18.49	0.119	-21	0.22	146	14.25		
6.0	0.65	114	8.65	2.706	-5	-18.06	0.125	-35	0.23	118	13.35		
7.0	0.66	89	7.33	2.326	-27	-17.79	0.129	-49	0.25	91	10.91		
8.0	0.69	67	6.09	2.017	-47	-17.52	0.133	-62	0.29	67	9.71		
9.0	0.72	48	4.90	1.758	-66	-17.39	0.135	-75	0.34	46	8.79		
10.0	0.75	30	3.91	1.568	-86	-17.08	0.140	-88	0.39	28	8.31		
11.0	0.77	10	2.88	1.393	-105	-16.95	0.142	-103	0.43	10	7.56		
12.0	0.80	-10	1.74	1.222	-126	-16.95	0.142	-118	0.47	-10	6.83		
13.0	0.83	-29	0.38	1.045	-145	-17.39	0.135	-133	0.53	-28	6.18		
14.0	0.85	-44	-0.96	0.895	-161	-17.86	0.128	-145	0.58	-42	5.62		
15.0	0.86	-55	-2.06	0.789	-177	-18.13	0.124	-156	0.62	-57	5.04		
16.0	0.85	-72	-3.09	0.701	166	-18.13	0.124	-168	0.65	-70	3.86		
17.0	0.85	-88	-4.22	0.615	149	-18.06	0.125	177	0.68	-85	3.00		
18.0	0.88	-101	-5.71	0.518	133	-18.94	0.113	165	0.71	-103	2.52		

ATF-34143 Typical Noise Parameters

 $V_{DS} = 3\text{ V}$, $I_{DS} = 20\text{ mA}$

Freq. GHz	F_{min} dB	Γ_{opt}		$R_{n/50}$ -	G_n dB
		Mag.	Ang.		
0.5	0.10	0.90	13	0.16	21.8
0.9	0.11	0.85	27	0.14	18.3
1.0	0.11	0.84	31	0.13	17.8
1.5	0.14	0.77	48	0.11	16.4
1.8	0.17	0.74	57	0.10	16.0
2.0	0.19	0.71	66	0.09	15.6
2.5	0.23	0.65	83	0.07	14.8
3.0	0.29	0.59	102	0.06	14.0
4.0	0.42	0.51	138	0.03	12.6
5.0	0.54	0.45	174	0.03	11.4
6.0	0.67	0.42	-151	0.05	10.3
7.0	0.79	0.42	-118	0.10	9.4
8.0	0.92	0.45	-88	0.18	8.6
9.0	1.04	0.51	-63	0.30	8.0
10.0	1.16	0.61	-43	0.46	7.5

Figure 23. MSG/MAG and $|S_{21}|^2$ vs. Frequency at 3 V, 20 mA.**Notes:**

1. F_{min} values at 2 GHz and higher are based on measurements while the F_{min} s below 2 GHz have been extrapolated. The F_{min} values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true F_{min} is calculated. Refer to the noise parameter application section for more information.
2. S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

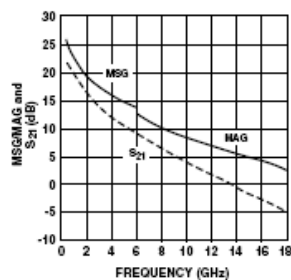
ATF-34143 Typical Scattering Parameters, $V_{DS} = 3\text{ V}$, $I_{DS} = 40\text{ mA}$

Freq. GHz	S_{11}			S_{21}			S_{12}			S_{22}			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.5	0.96	-40	21.32	11.645	151	-30.46	0.030	68	0.29	-43	25.89		
0.8	0.89	-64	20.79	10.950	135	-27.33	0.043	56	0.24	-70	24.06		
1.0	0.85	-81	19.96	9.956	124	-25.68	0.052	49	0.24	-88	22.82		
1.5	0.79	-109	18.29	8.209	104	-23.61	0.066	36	0.23	-118	20.95		
1.8	0.76	-121	17.50	7.495	96	-22.97	0.071	32	0.23	-130	20.24		
2.0	0.74	-131	16.75	6.876	88	-22.38	0.076	27	0.22	-141	19.57		
2.5	0.70	-150	15.39	5.880	74	-21.51	0.084	19	0.22	-160	18.45		
3.0	0.67	-167	14.19	5.120	61	-20.92	0.090	12	0.22	-176	17.55		
4.0	0.64	162	12.18	4.063	38	-19.83	0.102	-1	0.21	157	16.00		
5.0	0.64	135	10.54	3.365	16	-19.02	0.112	-14	0.22	131	14.78		
6.0	0.65	111	9.15	2.867	-5	-18.34	0.121	-28	0.24	105	12.91		
7.0	0.66	87	7.80	2.454	-26	-17.86	0.128	-42	0.28	81	11.03		
8.0	0.69	65	6.55	2.125	-46	-17.46	0.134	-55	0.32	60	9.93		
9.0	0.73	46	5.33	1.848	-65	-17.20	0.138	-69	0.37	40	9.07		
10.0	0.76	28	4.33	1.647	-84	-16.83	0.144	-84	0.41	23	8.59		
11.0	0.78	9	3.30	1.462	-104	-16.65	0.147	-99	0.45	5	7.84		
12.0	0.80	-11	2.15	1.281	-123	-16.65	0.147	-114	0.50	-14	7.15		
13.0	0.83	-30	0.79	1.095	-142	-17.08	0.140	-130	0.55	-31	6.50		
14.0	0.86	-44	-0.53	0.941	-158	-17.52	0.133	-142	0.60	-45	5.96		
15.0	0.87	-56	-1.61	0.831	-174	-17.72	0.130	-154	0.64	-59	5.39		
16.0	0.86	-72	-2.60	0.741	169	-17.72	0.130	-166	0.66	-73	4.21		
17.0	0.86	-88	-3.72	0.652	153	-17.79	0.129	179	0.69	-88	3.43		
18.0	0.88	-102	-5.15	0.553	137	-18.64	0.117	166	0.72	-105	2.95		

ATF-34143 Typical Noise Parameters

 $V_{DS} = 3\text{ V}$, $I_{DS} = 40\text{ mA}$

Freq. GHz	F_{min} dB	Γ_{opt}		$R_{n/50}$ -	G_s dB
		Mag.	Ang.		
0.5	0.10	0.87	13	0.16	23.0
0.9	0.13	0.82	28	0.13	19.6
1.0	0.14	0.80	32	0.13	19.2
1.5	0.17	0.73	50	0.1	17.7
1.8	0.21	0.70	61	0.09	17.1
2.0	0.23	0.66	68	0.08	16.7
2.5	0.29	0.60	87	0.06	15.8
3.0	0.35	0.54	106	0.05	14.9
4.0	0.47	0.46	144	0.03	13.4
5.0	0.6	0.41	-178	0.03	12.1
6.0	0.72	0.39	-142	0.06	10.9
7.0	0.85	0.41	-109	0.12	9.9
8.0	0.97	0.45	-80	0.21	9.1
9.0	1.09	0.52	-56	0.34	8.4
10.0	1.22	0.61	-39	0.50	8.0

Figure 24. MSG/MAG and $|S_{21}|^2$ vs. Frequency at 3 V, 40 mA.**Notes:**

1. F_{min} values at 2 GHz and higher are based on measurements while the F_{min} s below 2 GHz have been extrapolated. The F_{min} values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true F_{min} is calculated. Refer to the noise parameter application section for more information.
2. S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

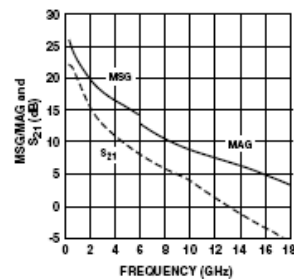
ATF-34143 Typical Scattering Parameters, $V_{DS} = 4\text{ V}$, $I_{DS} = 40\text{ mA}$

Freq. GHz	S_{11}			S_{21}			S_{12}			S_{22}			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.5	0.95	-40	21.56	11.973	151	0.03	0.030	68	0.33	-39			26.01
0.8	0.89	-65	21.02	11.252	135	0.04	0.042	56	0.27	-63			24.28
1.0	0.85	-82	20.19	10.217	123	0.05	0.051	48	0.26	-80			23.02
1.5	0.78	-109	18.49	8.405	104	0.06	0.064	36	0.24	-109			21.18
1.8	0.73	-131	16.93	7.024	87	0.07	0.074	27	0.22	-131			20.46
2.0	0.70	-150	15.57	6.002	73	0.08	0.081	19	0.21	-150			19.77
2.5	0.67	-167	14.36	5.223	61	0.09	0.087	12	0.20	-167			18.70
3.0	0.64	162	12.34	4.141	37	0.10	0.098	-1	0.19	165			17.75
4.0	0.63	135	10.70	3.428	16	0.11	0.108	-13	0.20	138			16.26
5.0	0.64	111	9.32	2.923	-6	0.12	0.117	-27	0.21	111			15.02
6.0	0.66	87	7.98	2.506	-26	0.12	0.124	-41	0.24	86			12.93
7.0	0.69	65	6.74	2.173	-46	0.13	0.130	-54	0.29	63			11.14
8.0	0.72	47	5.55	1.894	-65	0.13	0.134	-68	0.34	42			10.09
9.0	0.76	28	4.55	1.689	-85	0.14	0.141	-82	0.38	26			9.24
10.0	0.78	9	3.53	1.501	-104	0.15	0.145	-97	0.42	8			8.79
11.0	0.80	-11	2.39	1.317	-124	0.15	0.145	-113	0.47	-11			8.09
12.0	0.84	-29	1.02	1.125	-143	0.14	0.140	-128	0.53	-29			7.35
13.0	0.86	-44	-0.30	0.966	-160	0.13	0.133	-141	0.58	-43			6.76
14.0	0.87	-56	-1.38	0.853	-176	0.13	0.130	-152	0.62	-58			6.19
15.0	0.86	-72	-2.40	0.759	167	0.13	0.131	-165	0.65	-71			5.62
16.0	0.86	-88	-3.53	0.666	151	0.13	0.130	-180	0.68	-86			4.43
17.0	0.89	-102	-4.99	0.563	134	0.12	0.119	168	0.71	-103			3.60
18.0	0.89	-101.85	-4.99	0.563	134	0.12	0.119	168	0.71	-103			3.15

ATF-34143 Typical Noise Parameters

 $V_{DS} = 4\text{ V}$, $I_{DS} = 40\text{ mA}$

Freq. GHz	F_{min} dB	Γ_{opt}		$R_{n/50}$ -	G_s dB
		Mag.	Ang.		
0.5	0.10	0.87	13	0.16	22.8
0.9	0.13	0.82	27	0.14	19.4
1.0	0.14	0.80	31	0.13	18.9
1.5	0.17	0.73	49	0.11	17.4
1.8	0.20	0.70	60	0.10	16.9
2.0	0.22	0.66	67	0.09	16.4
2.5	0.28	0.60	85	0.07	15.6
3.0	0.34	0.54	104	0.05	14.8
4.0	0.45	0.45	142	0.03	13.3
5.0	0.57	0.40	180	0.03	12.0
6.0	0.69	0.38	-144	0.05	10.9
7.0	0.81	0.39	-111	0.11	9.9
8.0	0.94	0.43	-82	0.20	9.1
9.0	1.06	0.51	-57	0.32	8.5
10.0	1.19	0.62	-40	0.47	8.1

Figure 25. MSG/MAG and $|S_{21}|^2$ vs. Frequency at 4 V, 40 mA.**Notes:**

1. F_{min} values at 2 GHz and higher are based on measurements while the F_{min} s below 2 GHz have been extrapolated. The F_{min} values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true F_{min} is calculated. Refer to the noise parameter application section for more information.
2. S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

0.8	0.89	-65	21.33	11.654	134	-28.18	0.039	57	0.24	-67	24.75
1.0	0.85	-83	20.46	10.549	123	-26.56	0.047	49	0.23	-84	23.51
1.5	0.78	-111	18.74	8.646	103	-24.44	0.060	38	0.21	-114	21.59
1.8	0.75	-122	17.92	7.873	95	-23.74	0.065	33	0.21	-125	20.83
2.0	0.73	-133	17.16	7.207	87	-23.22	0.069	29	0.20	-136	20.19
2.5	0.69	-151	15.78	6.149	73	-22.38	0.076	22	0.19	-155	19.08
3.0	0.67	-168	14.56	5.345	60	-21.62	0.083	15	0.19	-171	18.09
4.0	0.64	-161	12.53	4.232	37	-20.54	0.094	3	0.18	-162	16.53
5.0	0.63	-134	10.88	3.501	16	-19.58	0.105	-10	0.19	-135	15.23
6.0	0.64	-111	9.49	2.983	-5	-18.79	0.115	-24	0.21	-109	12.89
7.0	0.66	-86	8.15	2.557	-26	-18.27	0.122	-38	0.24	-84	11.22
8.0	0.69	-65	6.92	2.217	-46	-17.79	0.129	-51	0.28	-62	10.21
9.0	0.73	-46	5.72	1.932	-65	-17.46	0.134	-65	0.33	-42	9.36
10.0	0.76	-28	4.73	1.723	-84	-16.95	0.142	-79	0.38	-25	8.94
11.0	0.78	-9	3.70	1.531	-104	-16.71	0.146	-94	0.42	-7	8.23
12.0	0.81	-11	2.57	1.344	-124	-16.71	0.146	-111	0.47	-12	7.56
13.0	0.84	-30	1.20	1.148	-143	-17.02	0.141	-126	0.52	-29	6.94
14.0	0.86	-44	-0.12	0.986	-159	-17.46	0.134	-139	0.58	-43	6.37
15.0	0.87	-56	-1.21	0.870	-175	-17.59	0.132	-150	0.62	-58	5.78
16.0	0.86	-72	-2.21	0.775	-168	-17.59	0.132	-163	0.65	-71	4.60
17.0	0.86	-88	-3.35	0.680	-151	-17.65	0.131	-178	0.68	-86	3.79
18.0	0.89	-101.99	-4.81	0.575	-135	-18.42	0.120	-169	0.71	-104	3.33

ATF-34143 Typical Noise Parameters

$V_{DS} = 4V$, $I_{DS} = 60\text{ mA}$

Freq. GHz	F_{min} dB	Γ_{opt} Mag.	Γ_{opt} Ang.	$R_{n/50}$ -	G_n dB
0.5	0.11	0.84	15	0.14	24.5
0.9	0.14	0.78	30	0.12	20.7
1.0	0.15	0.77	34	0.12	20.2
1.5	0.20	0.69	53	0.10	18.5
1.8	0.23	0.66	62	0.10	17.7
2.0	0.26	0.62	72	0.09	17.2
2.5	0.33	0.55	91	0.07	16.3
3.0	0.39	0.50	111	0.05	15.4
4.0	0.53	0.43	149	0.03	13.7
5.0	0.67	0.39	-173	0.04	12.3
6.0	0.81	0.39	-137	0.07	11.1
7.0	0.96	0.42	-104	0.14	10.0
8.0	1.10	0.47	-76	0.26	9.2
9.0	1.25	0.54	-53	0.41	8.6
10.0	1.39	0.62	-37	0.60	8.2

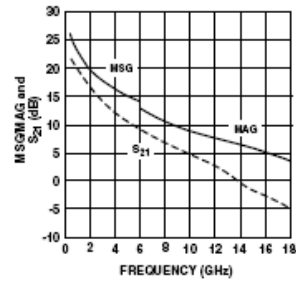


Figure 26. MSG/MAG and $|S_{21}|^2$ vs. Frequency at 4 V, 60 mA.

Notes:

1. F_{min} values at 2 GHz and higher are based on measurements while the F_{min} s below 2 GHz have been extrapolated. The F_{min} values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements a true F_{min} is calculated. Refer to the noise parameter application section for more information.
2. S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

Noise Parameter Applications Information

F_{min} values at 2 GHz and higher are based on measurements while the F_{min} s below 2 GHz have been extrapolated. The F_{min} values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NP5 test system. From these measurements, a true F_{min} is calculated. F_{min} represents the true minimum noise figure of the device when the device is presented with an impedance matching network that transforms the source impedance, typically 50Ω , to an impedance represented by the reflection coefficient Γ_o . The designer must design a matching network that will present Γ_o to the device with minimal associated circuit losses. The noise figure of the completed amplifier is equal to the noise figure of the device plus the losses of the matching network preceding the device. The noise figure of the device is equal to F_{min} only when the device is presented with Γ_o . If the reflection coefficient of the matching network is other than Γ_o , then the noise figure of the device will be greater than F_{min} based on the following equation.

$$NF = F_{min} + 4 R_n \frac{|\Gamma_s - \Gamma_o|^2}{Z_o (|1 + \Gamma_d|^2)(1 - |\Gamma_s|^2)}$$

Where R_n/Z_o is the normalized noise resistance, Γ_o is the optimum reflection coefficient required to produce F_{min} and Γ_s is the reflection coefficient of the source impedance actually presented to the device. The losses of the matching networks are non-zero and they will also add

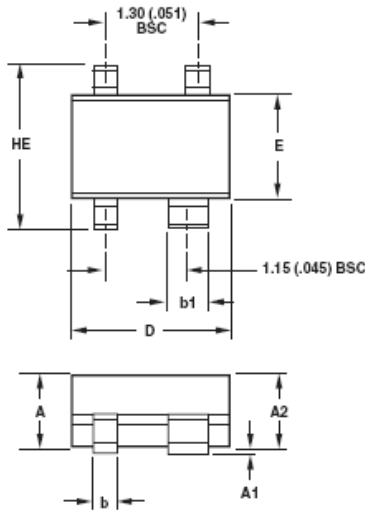
to the noise figure of the device creating a higher amplifier noise figure. The losses of the matching networks are related to the Q of the components and associated printed circuit board loss. Γ_o is typically fairly low at higher frequencies and increases as frequency is lowered. Larger gate width devices will typically have a lower Γ_o as compared to narrower gate width devices.

Typically for FETs, the higher Γ_o usually infers that an impedance much higher than 50Ω is required for the device to produce F_{min} . At VHF frequencies and even lower L Band frequencies, the required impedance can be in the vicinity of several thousand ohms. Matching to such a high impedance requires very hi-Q components in order to minimize circuit losses. As an example at 900 MHz, when airwound coils ($Q > 100$) are used for matching networks, the loss can still be up to 0.25 dB which will add directly to the noise figure of the device. Using multilayer molded inductors with Qs in the 30 to 50 range results in additional loss over the airwound coil. Losses as high as 0.5 dB or greater add to the typical 0.15 dB F_{min} of the device creating an amplifier noise figure of nearly 0.65 dB. A discussion concerning calculated and measured circuit losses and their effect on amplifier noise figure is covered in Avago Application 1085.

ATF-34143-8LKG	100	antistatic bag
----------------	-----	----------------

Package Dimensions

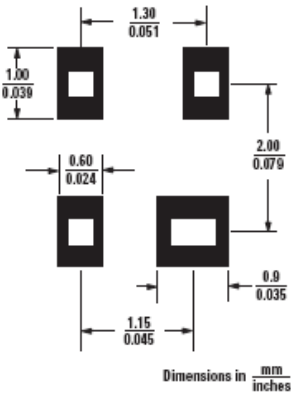
SC-70 4L/SOT-343



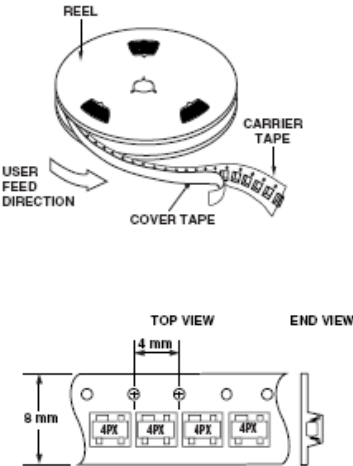
SYMBOL	DIMENSIONS (mm)	
	MIN.	MAX.
E	1.15	1.35
D	1.85	2.25
HE	1.80	2.40
A	0.80	1.10
A2	0.80	1.00
A1	0.00	0.10
b	0.25	0.40
b1	0.55	0.70
c	0.10	0.20
L	0.10	0.46

- NOTES:
1. All dimensions are in mm.
 2. Dimensions are inclusive of plating.
 3. Dimensions are exclusive of mold flash & metal burr.
 4. All specifications comply to EIAJ SC70.
 5. Die is facing up for mold and facing down for trim/form, ie: reverse trim/form.
 6. Package surface to be mirror finish.

Recommended PCB Pad Layout for
Avago's SC70 4L/SOT-343 Products

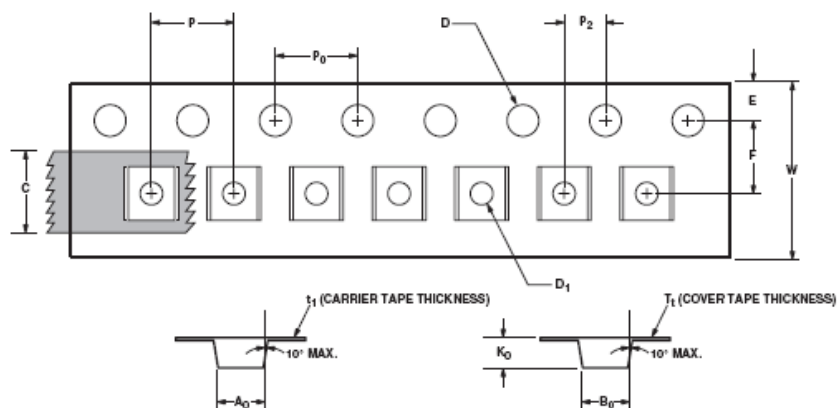


Device Orientation



Tape Dimensions and Product Orientation

For Outline 4T



DESCRIPTION		SYMBOL	SIZE (mm)	SIZE (INCHES)
CAVITY	LENGTH	A ₀	2.40 ± 0.10	0.094 ± 0.004
	WIDTH	B ₀	2.40 ± 0.10	0.094 ± 0.004
	DEPTH	K ₀	1.20 ± 0.10	0.047 ± 0.004
	PITCH	P	4.00 ± 0.10	0.157 ± 0.004
	BOTTOM HOLE DIAMETER	D ₁	1.00 ± 0.25	0.039 ± 0.010
PERFORATION	DIAMETER	D	1.55 ± 0.10	0.061 ± 0.002
	PITCH	P ₀	4.00 ± 0.10	0.157 ± 0.004
	POSITION	E	1.75 ± 0.10	0.069 ± 0.004
CARRIER TAPE	WIDTH	W	8.00 ± 0.30 ± 0.10	0.315 ± 0.012
	THICKNESS	t ₁	0.254 ± 0.02	0.0100 ± 0.0008
COVER TAPE	WIDTH	C	5.40 ± 0.10	0.205 ± 0.004
	TAPE THICKNESS	T ₁	0.062 ± 0.001	0.0025 ± 0.0004
DISTANCE	CAVITY TO PERFORATION (WIDTH DIRECTION)	F	3.50 ± 0.05	0.138 ± 0.002
	CAVITY TO PERFORATION (LENGTH DIRECTION)	P ₂	2.00 ± 0.05	0.079 ± 0.002

For product information and a complete list of distributors, please go to our web site: www.avagotech.com

Avago, Avago Technologies, and the A logo are trademarks of Avago Technologies in the United States and other countries.
 Data subject to change. Copyright © 2005-2009 Avago Technologies. All rights reserved. Obsoletes 5989-3746EN
 AV02-1283EN - September 9, 2009

Avago
TECHNOLOGIES

ANEXO F: ROGERS 4000®



Advanced Circuit Materials Division
100 S. Roosevelt Avenue
Chandler, AZ 85226
Tel: 480-961-1382, Fax: 480-961-4533
www.rogerscorporation.com

Data Sheet

RO4000® Series High Frequency Circuit Materials

Features:

- Not-PTFE
- Excellent high frequency performance due to low dielectric tolerance and loss
- Stable electrical properties versus frequency
- Low thermal coefficient of dielectric constant
- Low Z-Axis expansion
- Low in-plane expansion coefficient
- Excellent dimensional stability
- Volume manufacturing process

Some Typical Applications:

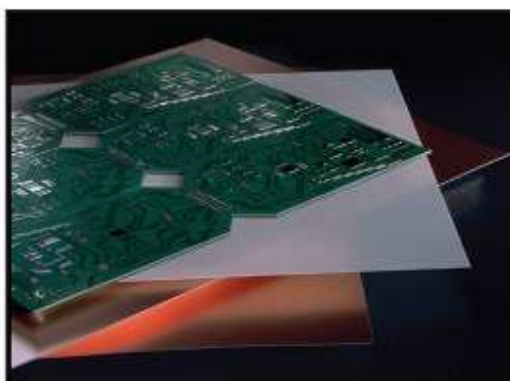
- LNB's for Direct Broadcast Satellites
- Microstrip and Cellular Base Station Antennas and Power Amplifiers
- Spread Spectrum Communications Systems
- RF Identification Tags

RO4000® Series High Frequency Circuit Materials are glass reinforced hydrocarbon/ceramic laminates (Not PTFE) designed for performance sensitive, high volume commercial applications.

RO4000 laminates are designed to offer superior high frequency performance and low cost circuit fabrication. The result is a low loss material which can be fabricated using standard epoxy/glass (FR4) processes offered at competitive prices.

The selection of laminates typically available to designers is significantly reduced once operational frequencies increase to 500 MHz and above. RO4000 material possesses the properties needed by designers of RF microwave circuits. Stable electrical properties over environmental conditions allow for repeatable design of filters, matching networks and controlled impedance transmission lines. Low dielectric loss allows RO4000 series material to be used in many applications where higher operating frequencies limit the use of conventional circuit board laminates. The temperature coefficient of dielectric constant is among the lowest of any circuit board material (Chart 1), making it ideal for temperature sensitive applications. RO4000 materials exhibit a stable dielectric constant over a broad frequency range (Chart 2). This makes it an ideal substrate for broadband applications.

RO4000 material's thermal coefficient of expansion (CTE) provides several key benefits to the circuit designer. The expansion coefficient of RO4000 material is similar to that of copper which allows the material to exhibit excellent dimensional stability, a property needed for mixed dielectric multilayer board constructions. The low Z-axis CTE of RO4000 laminates provides reliable plated through-hole quality, even in severe thermal shock applications. RO4000 series material has a Tg of >280°C (536°F) so its expansion characteristics remain stable over the entire range of circuit processing temperatures.



The information in this data sheet is intended to assist you in designing with Rogers' circuit material laminates. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit material laminates for each application.

The world runs better with Rogers.®

Property	Typical Value		Direction	Units	Condition	Test Method
	RO4003C™	RO4350B™				
Dielectric Constant, ϵ_r (Process specification)	3.38 ± 0.05	3.48 ± 0.05 ⁽¹⁾	Z	—	10 GHz/23°C	IPC-TM-650 2.5.5.5 Clamped Stripline
Dielectric Constant, ϵ_r (Recommended for use in circuit design)	3.55 ± 0.05	3.66 ± 0.05	Z	—	F3R/23°C	IPC-TM-650 2.5.5.6 Full Sheet Resonance
Dissipation Factor $\tan \delta$	0.0027 0.0021	0.0037 0.0031	Z	—	10 GHz/23°C 2.5 GHz/23°C	IPC-TM-650 2.5.5.5
Thermal Coefficient of ϵ_r	+40	+50	Z	ppm/°C	-100°C to 250°C	IPC-TM-650 2.5.5.5
Volume Resistivity	1.7 X 10 ¹⁰	1.2 X 10 ¹⁰		MΩ•cm	COND A	IPC-TM-650 2.5.17.1
Surface Resistivity	4.2 X 10 ⁹	5.7 X 10 ⁹		MΩ	COND A	IPC-TM-650 2.5.17.1
Electrical Strength	31.2 (780)	31.2 (780)	Z	KV/mm (V/mil)	0.51mm (0.020")	IPC-TM-650 2.5.6.2
Tensile Modulus	26,889 (3900)	11,473 (1664)	Y	MPa (kpsi)	RT	ASTM D638
Tensile Strength	141 (20.4)	175 (25.4)	Y	MPa (kpsi)	RT	ASTM D638
Flexural Strength	276 (40)	255 (37)		MPa (kpsi)		IPC-TM-650 2.4.4
Dimensional Stability	<0.3	<0.5	X,Y	mm/m (mils/inch)	after etch +E2/150°C	IPC-TM-650 2.4.39A
Coefficient of Thermal Expansion	11 14 46	14 16 50	X Y Z	ppm/°C	-55 to 288°C	IPC-TM-650 2.1.41
T _g	>280	>280		°C DSC	A	IPC-TM-650 2.4.24
T _d	425	390		°C TGA		ASTM D3850
Thermal Conductivity	0.64	0.62		W/m/°K	100°C	ASTM F433
Moisture Absorption	0.04	0.04		%	48 hrs immersion 0.060" sample Temperature 50°C	ASTM D570
Density	1.79	1.86		gm/cm ³	23°C	ASTM D792
Copper Peel Strength	1.05 (6.0)	0.88 (5.0)		N/mm (pli)	after solder float 1 oz. EDC Foil	IPC-TM-650 2.4.8
Flammability	N/A	94V-0				UL
Lead-Free Process Compatible	Yes	Yes				

STANDARD THICKNESS:	STANDARD PANEL SIZE:	STANDARD COPPER CLADDING:
RO4003C: 0.008" (0.203mm), 0.012" (0.305mm), 0.016" (0.406mm), 0.020" (0.508mm) 0.032" (0.813mm), 0.060" (1.524mm)	12" X 18" (305 X 457 mm) 24" X 18" (610 X 457 mm) 24" X 36" (610 X 915 mm) 48" X 36" (1.224 m X 915 mm)	½ oz. (17µm), 1 oz. (35µm) and 2 oz. (70µm) electrodeposited copper foil.
RO4350B: "0.004" (0.101mm), 0.0066" (0.168mm) 0.010" (0.254mm), 0.0133" (0.338mm), 0.0166" (0.422mm), 0.020" (0.508mm) 0.030" (0.762mm), 0.060" (1.524mm)	"0.004" material is not available in panel sizes larger than 24"x18" (610 X 457mm).	

(1) Dielectric constant typical value does not apply to 0.004 (0.101mm) laminates. Dielectric constant specification value for 0.004 RO4350B material is 3.36 ± 0.05.

The information in this data sheet is intended to assist you in designing with Rogers' circuit material laminates. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit material laminates for each application.

ANEXO G: Datasheet FZ7T51

SOT223 PNP SILICON PLANAR HIGH PERFORMANCE TRANSISTOR

ISSUE 2 – FEBRUARY 1995

FEATURES

- * 60 Volt V_{CE0}
- * 3 Amp continuous current
- * Low saturation voltage

COMPLEMENTARY TYPE – FZT651

PARTMARKING DETAIL – FZT751

ABSOLUTE MAXIMUM RATINGS.

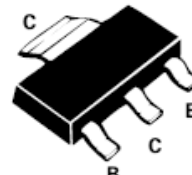
PARAMETER	SYMBOL	VALUE	UNIT
Collector-Base Voltage	V_{CBO}	-80	V
Collector-Emitter Voltage	V_{CEO}	-60	V
Emitter-Base Voltage	V_{EBO}	-5	V
Peak Pulse Current	I_{CM}	-6	A
Continuous Collector Current	I_C	-3	A
Power Dissipation at $T_{amb}=25^\circ\text{C}$	P_{tot}	2	W
Operating and Storage Temperature Range	T_j, T_{stg}	-55 to +150	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS (at $T_{amb} = 25^\circ\text{C}$ unless otherwise stated).

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT	CONDITIONS.
Collector-Base Breakdown Voltage	$V_{(BR)CBO}$	-80			V	$I_C = -100\mu\text{A}$
Collector-Emitter Breakdown Voltage	$V_{(BR)CEO}$	-60			V	$I_C = -10\text{mA}^*$
Emitter-Base Breakdown Voltage	$V_{(BR)EBO}$	-5			V	$I_E = 100\mu\text{A}$
Collector Cut-Off Current	I_{CBO}			-0.1 -10	μA	$V_{CB} = -60\text{V}$ $V_{CB} = -60\text{V}, T_{amb} = 100^\circ\text{C}$
Emitter Cut-Off Current	I_{EBO}			-0.1	μA	$V_{EB} = -4\text{V}$
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$		-0.15 -0.45	0.3 0.6	V	$I_C = -1\text{A}, I_B = -100\text{mA}^*$ $I_C = -3\text{A}, I_B = -300\text{mA}^*$
Base-Emitter Saturation Voltage	$V_{BE(sat)}$		-0.9	-1.25	V	$I_C = -1\text{A}, I_B = -100\text{mA}^*$
Base-Emitter Turn-On Voltage	$V_{BE(on)}$		-0.8	-1.0	V	$I_C = -1\text{A}, V_{CE} = -2\text{V}^*$
Static Forward Current Transfer Ratio	h_{FE}	70 100 80 40	200 200 170 150	300		$I_C = -50\text{mA}, V_{CE} = -2\text{V}^*$ $I_C = -500\text{mA}, V_{CE} = -2\text{V}^*$ $I_C = -1\text{A}, V_{CE} = -2\text{V}^*$ $I_C = -2\text{A}, V_{CE} = -2\text{V}^*$
Transition Frequency	f_T	100	140		MHz	$I_C = -100\text{mA}, V_{CE} = -5\text{V}$ $f = 100\text{MHz}$
Switching Times	t_{on}		40		ns	$I_C = -500\text{mA}, V_{CC} = -10\text{V}$ $I_{B1} = I_{B2} = -50\text{mA}$
	t_{off}		450		ns	
Output Capacitance	C_{obo}			30	pF	$V_{CB} = -10\text{V}, f = 1\text{MHz}$

* Measured under pulsed conditions. Pulse width=300 μs . Duty cycle $\leq 2\%$
Spice parameter data is available upon request for this device

FZT751



FZT751

TYPICAL CHARACTERISTICS

